

次期 X 線天文衛星搭載用 CCD 検出器の性能評価と
高速 CCD 駆動システムの開発

乾 達也

京都大学大学院 理学研究科 物理学第二教室 宇宙線研究室

2005 年 2 月 2 日

概要

2010年頃の打ち上げを目指す NeXT 衛星は、多層膜スーパーミラーを搭載することにより、従来の X 線衛星では成しえなかった 10 keV を超える 80 keV までの結像集光能力を持つ。このような高エネルギー帯域では非熱的放射が主であり、高エネルギー X 線放射や宇宙線加速源の解明をするため、我々は、このような非熱的放射の空間分布を捉えることができるような、広帯域 X 線のイメージングを目的とした検出器の開発を行っている。

単一の検出器でこのような広い帯域をカバーすることは困難である。そこで我々は、軟 X 線検出器 (SXI: Soft X-ray Imager) と硬 X 線検出器 (HXI: Hard X-ray Imager) を組み合わせたハイブリッド型焦点面検出器 (WXI: Wideband hybrid X-ray Imager) を考案し、開発を行っている。我々は前段の SXI として、エネルギー分解能・空間分解能に優れた CCD 検出器の開発を行っている。CCD 検出器に求められているものは、可能な限り高エネルギーの X 線まで感度を保ち、それでも検出できない X 線はロスなく下段の HXI に透過することである。このような要求を満たすため、X 線有感領域である空乏層が従来の P 型 CCD に比べてより厚く出来る「N 型 CCD」、不感領域である中性領域を薄く削りこみ、CCD 裏面のパッケージを除去した「透過型 CCD」の開発を、大阪大学・国立天文台・浜松ホトニクス社と共同で行っている。

透過型 CCD 裏面の中性領域の削りこみは「グランド」という方式で行われるが、そのグランド面には細かい削り痕が残っている。後処理として「ポリッシュ」することにより、表面状態はよくなるが、加工作業中にデバイスが破損してしまうことがあった。そこで我々は CCD 裏面の表面状態を走査型プローブ顕微鏡 (SPM) 及び光学顕微鏡を用いて調べた。削り痕の深さは約 $1\ \mu\text{m}$ であった。また、X 線を長時間露光することにより、削り痕が X 線透過能力に与える影響を評価し、ポリッシュの必要があるかどうかを調べた。

一方の N 型 CCD は、電荷転送効率 (CTE: Charge Transfer Efficiency) の改善が大きな課題であり、多くの信号電荷が転送中に失われていた。我々は、CCD 全面に一定量の光を入射させることで信号電荷量を底上げする「FAT0」という手法を用いることにより、バルクウエハに存在するトラップ準位による信号電荷の捕獲・再放出が CTE の主な劣化原因であることを突き止めた。N 型 CCD は大空乏層厚 ($300\ \mu\text{m}$) が実現できるようになり、中性領域のない完全空乏の CCD が可能であり、裏面照射型でも中性領域に吸収されることがなくなり、低エネルギー X 線の検出効率を大きく向上させることができる。我々は、新たにトラップ準位の少ないウエハを用いた表面照射・裏面照射型 N 型 CCD を開発した。

また、高空間分解のためには画素サイズは小さくしなければならず、必要となる画素数は増える。このような画素数の大規模化に対応する高速の CCD 駆動・読み出しシステムも必要である。我々はクリアパルス社と共同して FPGA(Field Programmable Gate Array) を用いた 32MHz のクロックによる完全同期の高速駆動システムを開発した。

本論文では、以上の内容を主とした、CCD 検出器の研究開発の結果および開発状況について詳細に述べる。

目次

第 1 章	X線天文学	1
1.1	X線検出器とX線天文衛星	1
1.1.1	比例計数管	2
1.1.2	蛍光比例計数管	2
1.1.3	マイクロチャンネルプレート	2
1.1.4	半導体検出器	2
1.1.5	X線 CCD	3
1.1.6	マイクロカロリメータ	3
1.2	次期X線天文衛星 NeXT	3
第 2 章	X線 CCD	5
2.1	基本構造	5
2.1.1	表面型 MOS キャパシタ	5
2.1.2	埋め込み型 MOS キャパシタ	6
2.2	動作原理	6
2.2.1	CCD の電荷転送方式とイメージング方法	6
2.2.2	電荷の読み出し	8
2.3	X線入射方向	8
2.3.1	表面照射型	8
2.3.2	裏面照射型	9
2.4	性能指標	9
2.4.1	エネルギー分解能	9
2.4.2	電荷転送非効率	10
2.4.3	暗電流	10
2.4.4	Spurious charge	11
2.4.5	読み出しノイズ	11
2.5	データ処理	11
2.5.1	イベント検出法	12
2.5.2	各指標の算出方法	12
第 3 章	FPGA 制御による完全同期の駆動システムの開発	15
3.1	従来の駆動システム (高木システム) と課題	15

3.2	本システム(乾システム)について	16
3.2.1	本システムの概要	16
3.2.2	クロック作成ロジック	17
3.2.3	ADCとデータの取り込み	25
3.3	動作試験	29
3.3.1	クロック出力確認試験	29
3.3.2	システム雑音の調査と対策	30
3.3.3	試験用CCDを用いての試験	36
3.4	今後の課題	37
第4章	透過型CCDの性能評価	39
4.1	グラインド面の顕微鏡観測	39
4.1.1	観測目的	39
4.1.2	SPM観測	39
4.1.3	光学顕微鏡観測	39
4.1.4	まとめ	41
4.2	X線長時間露光実験	42
4.2.1	目的	42
4.2.2	実験条件	42
4.2.3	実験結果	45
4.3	まとめ	45
第5章	N型CCDの性能評価	46
5.1	表面照射型試験	46
5.1.1	低温駆動試験	47
5.1.2	Fat Zero試験	50
5.1.3	今後の課題	57
5.2	裏面照射型試験	57
5.2.1	実験条件	57
5.2.2	実験結果	58
5.2.3	まとめ	60
第6章	まとめと今後の課題	61
付録A	乾システム制御コマンド類	62
A.1	writemem	62
A.2	writepatmem	62
A.3	writeparammem	62
A.4	setvoltage	63
A.5	setadcmode	63
A.6	setadcgain	64

A.7 startseq	64
A.8 resetseq	64
A.9 quicklook	65
付録 B 回路図	66

目 次

1.1	NeXT 衛星模式図	3
1.2	ハイブリッド型焦点面検出器	4
2.1	表面型 MOS キャパシタの構造	5
2.2	2 相方式と電極構造	6
2.3	転送方式と CCD 配置構造	7
2.4	横転送 CCD の最終段の断面構造	8
2.5	トラップ準位による転送効率の悪化	10
2.6	CCD イメージの模式図	11
2.7	グレード判定法による分類	13
2.8	CTI の算出方法	14
3.1	システム構成図 (高木システム)	15
3.2	乾システムの概観	16
3.3	システム構成図 (乾システム)	17
3.4	CCD 駆動用クロックダイアグラム	18
3.5	クロック作成ロジック	19
3.6	転送パターン	21
3.7	蓄積パターン	22
3.8	クロック作成パイプライン	23
3.9	クロックジェネレータモジュール内の模式図	23
3.10	クロックジェネレータモジュールの前段回路	24
3.11	クロックジェネレータモジュールの後段回路	25
3.12	ADC モジュールの前段回路と CCD 出力信号の流れ	26
3.13	ADC モジュールの後段回路	28
3.14	相関二重サンプリング方式	29
3.15	クロックジェネレータの ± 6 V 電源系回路図	30
3.16	駆動システムと真空槽との接続図	31
3.17	定電圧 RD に見られる QL ノイズ (左) とフラットケーブルにフェライトコ アをつけた後のノイズの様子 (右)	32
3.18	システム側出力変換基板とノイズカットフィルタ回路	33

3.19	定電圧 RD に見られるスイッチングノイズ (左) と RC フィルタをいれた後のノイズの様子 (右)	34
3.20	システム・真空槽間でのグラウンドの取り方	35
3.21	定電圧 RD に見られる 60 Hz ノイズ	35
3.22	定電圧 RD に見られる 10 MHz ノイズ	36
3.23	P211-5AIP-2 で取得した ^{55}Fe のイメージ	37
3.24	P211-5AIP-2 で取得した ^{55}Fe のスペクトル	38
4.1	Shimadzu SPM-9500 (高分子物理学・結晶物理学研究室)	40
4.2	SPM で観測した CCD のグラインド面 ($30\ \mu\text{m} \times 30\ \mu\text{m}$)	40
4.3	光学望遠鏡 VHX-200 で観測した CCD のグラインド面と深さ分布 ($150\ \mu\text{m} \times 150\ \mu\text{m}$)	41
4.4	メカニカルシャッター (左) とシャッタードライバー (右)	42
4.5	真空槽内に設置した差動増幅回路	43
4.6	KF211 3-5BIKF-15 で取得した ^{241}Am のイメージ	44
4.7	^{241}Am イベントの 10×10 pixel 頻度分布	44
5.1	試験に用いた CCD Pch8A-7-4	46
5.2	Pch8A-7-4 で取得した最適電圧時の ^{109}Cd のイメージ	47
5.3	Pch8A-7-4 で取得した $-81\ ^\circ\text{C}$ における ^{55}Fe のイメージ	48
5.4	Pch8A-7-4 で取得した $-81\ ^\circ\text{C}$ における ^{55}Fe のスペクトル	49
5.5	CTI を求める上で使用したイメージ区分	49
5.6	Grade 0 イベントの横方向波高値分布	50
5.7	Grade 0 イベントの縦方向波高値分布	51
5.8	真空槽内の様子	52
5.9	Pch8A-7-4 で取得した LED6 秒照射条件での ^{55}Fe のイメージ	53
5.10	Pch8A-7-4 で取得した LED6 秒照射条件での ^{55}Fe のスペクトル	53
5.11	LED 照射による CTI の変化	54
5.12	イベント中心周囲の平均波高値の縦方向分布	55
5.13	再放出電荷量の分布	56
5.14	Pch9-17-02 で取得したバックバイアス 5 V での ^{241}Am のイメージ	58
5.15	Pch9-17-02 で取得したバックバイアス 5 V での ^{241}Am のスペクトル	59
5.16	KF211 3-5BIKF-15 で取得した ^{241}Am のスペクトル	59
B.1	差動増幅回路図	66
B.2	クロックジェネレータモジュールの回路図	67
B.3	ADC モジュールの回路図	68

表 目 次

3.1	PATID と動作情報	20
3.2	クロックジェネレータスイッチング部の真理値表	25
3.3	テスト CCD の駆動条件	36
4.1	X線長時間露光実験駆動条件	43
5.1	低温最適電圧時の駆動条件	47
5.2	低温駆動試験の実験条件	48
5.3	LED6 秒照射の実験条件	52
5.4	LED 照射によるエネルギー分解能と読み出しノイズの変化	54
5.5	LED 照射前のイベント周囲 5×5 の平均波高値分布 (ADU)	55
5.6	LED を 6 秒照射したときのイベント周囲 5×5 の平均波高値分布 (ADU)	56
5.7	裏面照射型試験駆動条件	57
5.8	P 型 CCD と N 型 CCD の性能比較	58

第1章 X線天文学

本年2005年は、X線天文学、特に日本のX線天文学にとって、大きな飛躍の年となるであろう。一度の失敗を経てついに今年、日本のX線天文衛星ASTRO-E2が打ち上げられることになるからである。

ASTRO-E2の一つ前の日本のX線天文衛星ASCAは、世界で初めてPhoton CountingモードのX線CCDを搭載し、ブラックホール近傍の重力赤方偏移した鉄輝線の発見をはじめ、多くの画期的な発見を成してきた。2001年にASCAがその生涯を終えるまでの間、X線天文学研究は日本の研究グループが主導的立場となって進められ、多くの成果が報告され、様々な研究論文が出版された。

そして、今回のASTRO-E2衛星は、従来の分散系分光器では成しえなかった、広がった天体の超精密分光を初めて可能にしたX線天文衛星である。X線天文学にとっては、新たに切り拓かれる研究領域であり、また、ASCA以来途絶えていた日本主導によるX線天体観測となる。我々研究者には、この機会を十分に生かし、ASCAに並び劣らぬ成果を上げ、X線天文学を盛り上げていく義務がある。1962年、B. Rossiらがロケットを打ち上げ、さそり座方向から強力なX線(Sco X-1)を検出したことから幕を開けて以来、X線天文学を支えてきた先達から多くのことを学び、常に好奇心と新しい視点をもって、宇宙から送られてくる新鮮かつ豊富な情報に向かっているかねばならない。我々研究者にとって、飛躍の年であると同時に、その精神が試される時でもあるだろう。

このASTRO-E2に続く次期衛星計画であるNeXTは、10 keV以上のX線放射が支配する「非熱的宇宙」の描像を暴くことを目指す。これを達成するために用いるX線検出器として注目しているのが、ASCA以来多くの衛星で搭載されるようになった「X線CCD」である。本章では、X線天文衛星とX線検出器が歩んできた歴史を簡単に紹介し、その流れの中におけるNeXT衛星の位置づけとX線CCDの役割について述べる。

1.1 X線検出器とX線天文衛星

X線観測は、その強度・エネルギー・位置・時刻といった情報を測定する。検出器には、これらの情報を精度よく測定することが求められるが、それぞれに長所・短所がある。X線天文衛星に搭載する検出器には、その目的に応じたものを選択する必要がある。本節ではこれまで衛星に搭載されてきたX線検出器を紹介し、その特徴を簡単に述べる。

1.1.1 比例計数管

ガスの光電効果を利用した検出器である。容器に封入した不活性ガスにX線を入射させると、光電吸収を起こし、一次電子を発生させる。高エネルギーの一次電子は周辺のガスを電離させ、電子雲を生成する。電子雲は容器と芯線の間にかけてられた高電圧により加速され、さらに周辺のガスを電離させてその数を増幅しながら芯線に集まる。この電子数を計測することでX線のエネルギーを決定する。時間分解能は $\sim \mu\text{sec}$ と早い。エネルギー分解能は $17\% @ 5.9\text{keV}$ である。構造が単純で、大型化がしやすく、検出効率や有効面積を大きくしやすいことから、最初のX線天文衛星 Uhuru をはじめ、初期のほとんどの衛星で採用された。

1.1.2 蛍光比例計数管

比例計数管と同じく、ガスを利用した検出器である。但し、電子雲は増幅が起こらない程度の電場で発光領域まで運び、その蛍光を光電子増倍管で検知することでエネルギーを決定する。エネルギー分解能は比例計数管の約2倍よい。TENMA がこれを採用し、FeのK輝線の観測で活躍した。ASCA では位置検出も可能にした撮像型検出器 GIS を搭載している。

1.1.3 マイクロチャンネルプレート

ミクロンサイズの円筒形の光電子増倍管を、隣接して配置したプレート。プレートの表面と裏面は金属でコーティングされ、それぞれ入力側電極(陰極)、出力側電極(陽極)となっている。電極間に電圧を印加すると、入力側電極に入射した電子はチャンネル内壁に衝突し、複数の二次電子を放出する。これらの二次電子はチャンネル内の電界により加速され、チャンネルの内壁への衝突を繰り返して、増倍された電子流が出力側電極で取り出され、増幅された電気信号となる。チャンネルを微小サイズで作ることで空間分解能も非常に高く出来る。時間分解能は電子がチャンネルを通過する時間で決まり、 $\sim \text{nsec}$ と極めて高い。よって反射望遠鏡の性能が高い ROSAT(HRI) や Chandra(HRC) で採用されている。

1.1.4 半導体検出器

半導体内の空乏領域にX線が入射すると、入射エネルギーに比例した数の電子が価電子帯から禁止帯を超えて伝導帯へ移る。この電子-正孔対の数を計測し、エネルギーを決定する。ガス検出器よりも生成される電子数が多いため、揺らぎは小さく、高いエネルギー分解能をもつ。高電圧をかければ空乏層を非常に大きくできるため、高エネルギー感度もよい。ASTRO-E2において、HXD で使われている PIN 型検出器がこれにあたる。

1.1.5 X 線 CCD

LSI 技術の進歩により、半導体検出器を array 状に並べることで、位置分解能を持たせた検出器。微細構造のため、高電圧をかけることができないため、高エネルギー感度は落ちるが、半導体としての優れたエネルギー分解能だけでなく、位置分解能、イメージング性能を持つ。大きな弱点がないのが特徴である。近年、多くの衛星に搭載されている。

1.1.6 マイクロカロリメータ

入射 X 線により温められた物質の温度変化を用いて X 線を検出する。エネルギー分解能はフォノン数の揺らぎのみで決まり、極低温では極めて高いエネルギー分解能を誇る。ASTRO-E2 で搭載される XRS は 0.4–10.0 keV で 5 eV という驚異的なエネルギー分解能を達成している。

1.2 次期 X 線天文衛星 NeXT

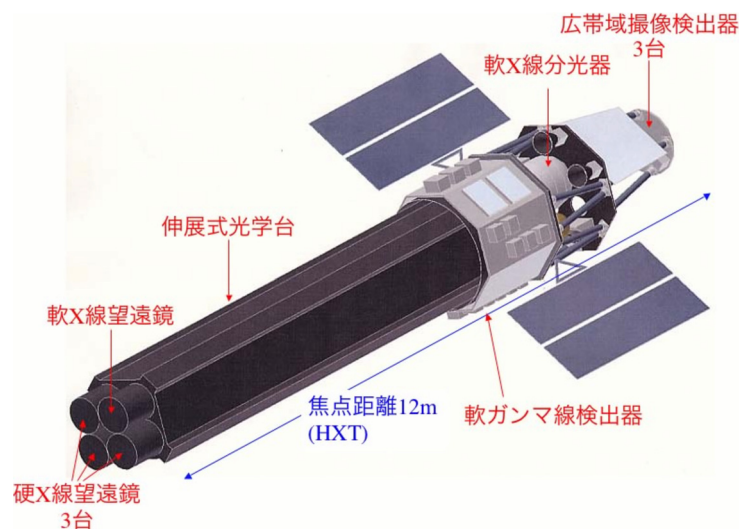


図 1.1: NeXT 衛星模式図

ASCA 衛星が 2.0 keV 以上の硬 X 線帯域に切り拓いた「非熱的宇宙」は、史上最高の有効面積を持つ XMM-Newton 衛星によるスペクトロスコピー、0.5 秒角という驚異的な位置分解能を持つ Chandra 衛星による硬 X 線放射の空間分解に加え、史上最高の非分散系分光器を持つ ASTRO-E2 による広がった天体のスペクトロスコピーにより、10 keV までの世界は明らかになりつつある。

このような流れのなか、次期 X 線天文衛星として狙うべきものは、10 keV 以上の帯域でのイメージングである。このような高エネルギー帯域では、ほぼ非熱的放射が支配的であり、その空間分布を捉えることが出来れば、未だ謎の多い宇宙線加速源を解き明かす大

きな一歩にもなる。また、冷たく厚い物質に隠されていた高エネルギー放射コンパクト天体も、この帯域であれば吸収されることなく検出することができる。このような科学的目標を持って、現在、2010年を打ち上げ予定として開発を進めている NeXT 衛星は、反射望遠鏡として、80 keV までの幅広い X 線結像集光能力を有する多層膜スーパーミラーの搭載を予定している。このような広い帯域の X 線をカバーするためには単一の検出器では困難である。そこで、当研究グループでは、軟 X 線検出器 (SXI: Soft X-ray Imager) と硬 X 線検出器 (HXI: Hard X-ray Imager) を組み合わせたハイブリッド型焦点面検出器 (WXI: Wideband hybrid X-ray Imager, 図 1.2) を考案し、開発を行っている。軟 X 線検出器に特に求められるものは

1. 高い位置・時間・エネルギー分解能を持つこと
2. 可能な限り高いエネルギーまで検出できること
3. それでも検出できない X 線はロスなく HXI へ透過させること

である。X 線 CCD は、1 の点で高い位置・時間・エネルギー分解能を持ち、これまでの衛星にも多く搭載されてきた実績のある検出器である。当研究グループでは SXI として、この X 線 CCD に注目し、X 線有感領域である空乏層が従来の P 型 CCD に比べてより厚く出来る「N 型 CCD」、不感領域である中性領域を薄く削りこみ、CCD 裏面のパッケージを除去した「透過型 CCD」の開発を、大阪大学・国立天文台・浜松ホトニクス社と共同で行っている。以降の章では、X 線 CCD について詳しく説明し、これら「N 型 CCD」「透過型 CCD」の研究開発の進捗状況について述べていく。

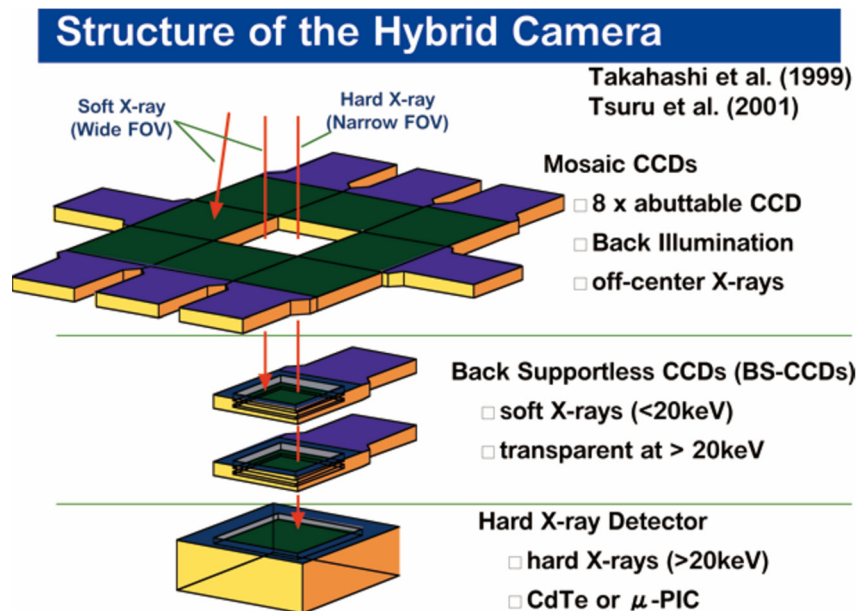


図 1.2: ハイブリッド型焦点面検出器

第2章 X線 CCD

CCD(Charge-Coupled Device)は、多数の半導体素子を格子状に並べたものである。半導体素子の構造はMOS構造とpn接合の2種類がある。本章では開発に用いているMOS構造のCCDについて詳しく述べていく。

2.1 基本構造

2.1.1 表面型MOSキャパシタ

金属(Metal)・酸化膜(Oxide)・半導体(Semiconductor)を積み重ねた構造である(図2.1)。以降の説明は、例としてP型半導体を用いた場合について説明していく。N型を用いた場合は極性が反転する。半導体側に対し、金属側に正のバイアスをかけると、発生した電場によって半導体内の多数キャリア(正孔)が排斥され、空乏層(depletion layer)が形成される。この空乏領域にX線が入射すると、電子・正孔対を発生させ、電子だけが空乏層内の強い電場によって電位井戸に蓄積される。この蓄積された信号電荷量を検出することで、入射X線の情報を得ることが出来る。なお、中性領域で光電吸収されたイベントは、電場が弱いために電極面までたどりつくまでに拡散により大きく広がってしまう。

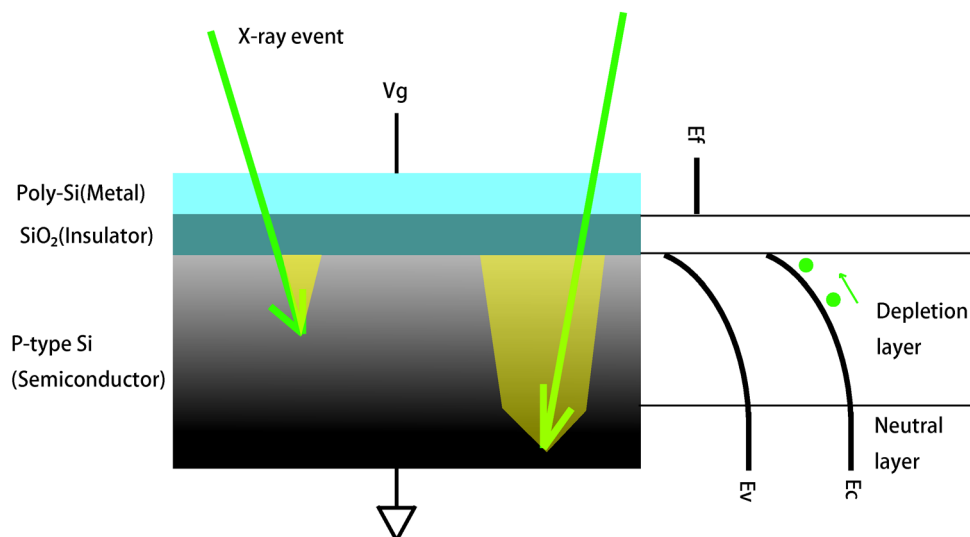


図 2.1: 表面型 MOS キャパシタの構造

2.1.2 埋め込み型 MOS キャパシタ

酸化膜界面は結晶構造の周期性が乱れており、格子欠陥が多い。格子欠陥が存在するとそれが禁止帯内にトラップ準位を作り、電荷の捕獲・再放出を起こしやすくなり、様々な面で CCD の性能に悪影響を及ぼす。埋め込み型は、酸化膜と P 型半導体の間に N 型半導体の層を形成することにより、電位井戸を酸化膜界面ではなく半導体内部に作るように改造した構造である。現在作られているほとんどの CCD はこの形式を採用している。

2.2 動作原理

2.2.1 CCD の電荷転送方式とイメージング方法

CCD は一般に各ピクセルに貯められた電荷を隣のピクセルに転送していき、読み出し口から順に電荷を読み出していく。縦・横方向への転送を組み合わせることにより、1つの読み出し口で 2 次元のイメージを得ることが可能である。電荷の転送は電極にかかる電圧を周期的にかける (クロック) によって、電位勾配をつくることにより行われる。用いるクロックの数により転送用の電極構造に違いがある。本研究グループで開発中の CCD では 2 相方式という方法が採用されている (図 2.2)。偶数番目と奇数番目のピクセルにそ

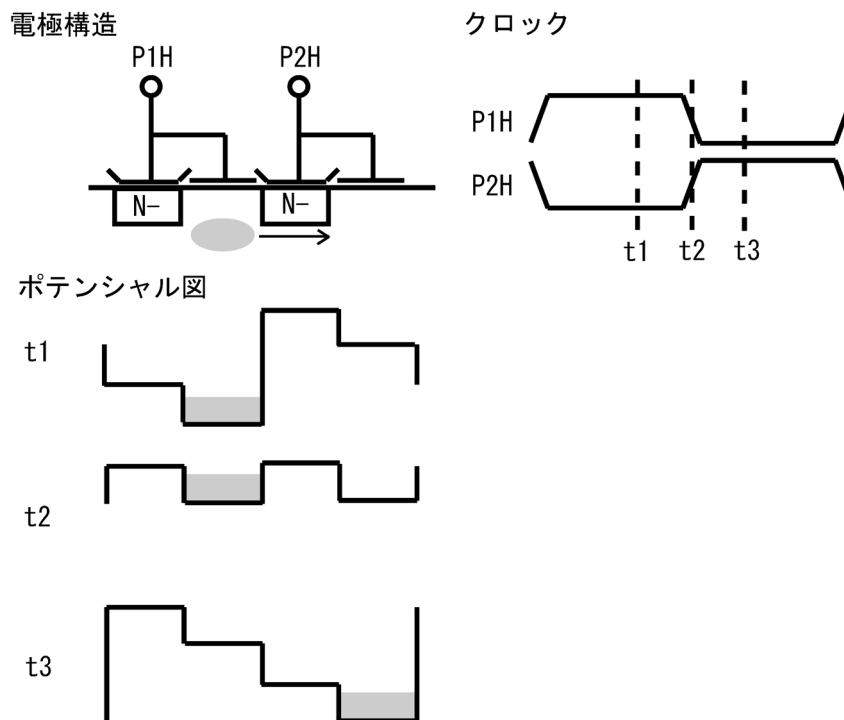


図 2.2: 2 相方式と電極構造

れぞれクロックを与え、一方向への転送が可能である。図は横転送のものだが、縦転送も同様である。

縦・横転送の組み合わせ方によって、イメージングの方法も変えることが可能である。現在実用化されている3つの転送方式と CCD の配置構造 (図 2.3) を紹介する。

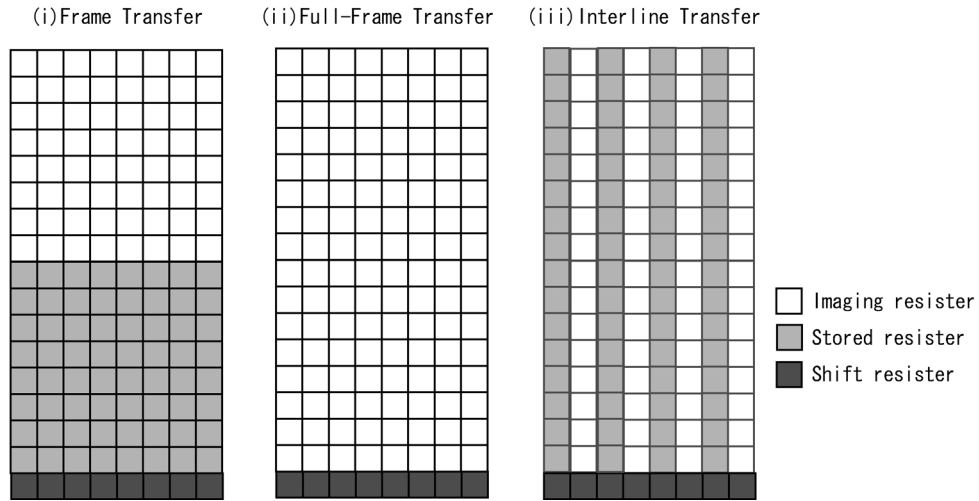


図 2.3: 転送方式と CCD 配置構造

(i) フレームトランスファ型 (FT: Frame Transfer)

受光部と蓄積部からなる構造。受光部で得られた信号電荷は一気に蓄積部へ縦転送され、蓄積部で読み出しを行っている際も、受光部で露光が可能である。dead time が短く、シャッターも必要ないが、CCD 面積の半分は観測には使えず、有効面積は小さくなる。

(ii) フルフレームトランスファ型 (FFT: Full Frame Transfer)

FT 方式の蓄積部がない構造。全面を観測に使うことができるため、有効面積は大きくなるが、転送中も放射線を受けているため、その影響が入る、露光時間を十分に長くするか、シャッターを用いて転送中は遮光する必要がある。

(iii) インターライントランスファ型 (IT: Interline Transfer)

受光部と遮光された縦転送部が縦1列ごとに並んでいる構造。dead time は受光部から転送部へ送る時間だけで、転送部で電荷を転送中でも露光が可能である。FT 型同様、有効面積は半分になってしまう。また、転送部の遮光はアルミニウムによって行われており、X線では透過してしまうため、X線検出器としては実用的でない。

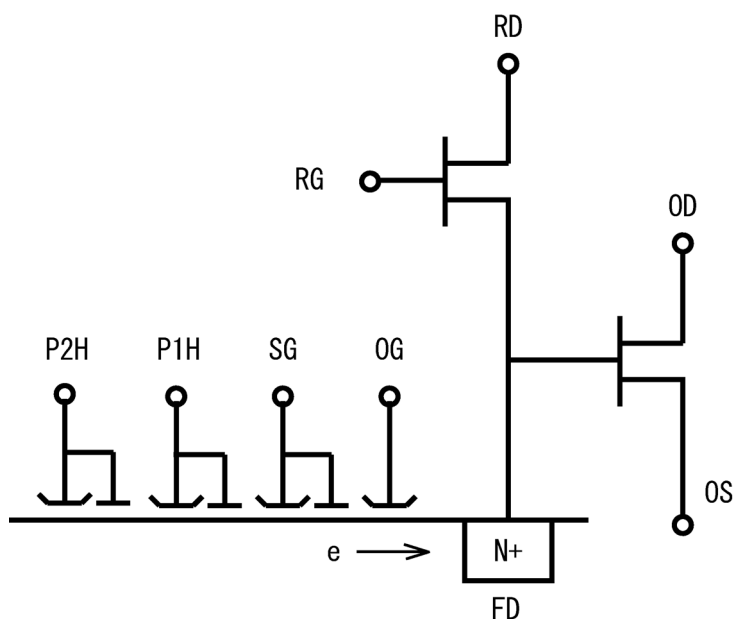


図 2.4: 横転送 CCD の最終段の断面構造

2.2.2 電荷の読み出し

図 2.4 は横転送 CCD の最終段の断面構造を示す。最終段に隣接して形成されている pn 接合ダイオードは、逆バイアスのかけた状態にしてあり、信号電荷を電圧に変換するキャパシタの役割を果たす。この部分をフローティング・ディフュージョン (FD) と呼ぶ。信号電荷がそこへ転送されてくると、接合容量・寄生容量を含めたキャパシタンスに従い、その電圧が変化する。このときの電圧を信号電圧 (シグナルレベル) と呼ぶ。読み出された信号電荷はリセットゲート (RG) を ON にすることでリセットドレイン (RD) へ捨てられ、FD はリセットドレインの電位 (リセットレベル) になる。RG を OFF にすると FD は基準電圧 (フローティングレベル) となる。信号電荷量は、この基準電圧と信号電圧との差として現れる。こうして得られた信号情報はソースフォロアを通して外部回路へ出力される。

2.3 X線入射方向

X線 CCD はその構造上、X線入射面が電極面と同じかどうかで性質が異なってくる。本節では、表面照射型、裏面照射型それぞれの利点、欠点について説明する。

2.3.1 表面照射型

X線を電極面のある方向から入射させ、検出する CCD。X線有感領域である空乏層は電極側にあるため、X線は比較的浅い位置で光電吸収され、発生した電荷は強い電場に

よって、拡散する前に電位井戸に集められる。そのため、入射イベントは1ピクセル内に収まりやすい。しかし、金属 Si の電極構造により、低エネルギーの X 線は吸収されてしまうため、感度が悪くなってしまう。

2.3.2 裏面照射型

X 線を電極面とは逆の基板側から入射させ検出する CCD。表面照射型で問題であった電極での吸収がなく、低エネルギーの X 線感度がよい。一方、電場の弱い中性領域が残っていると、ここで吸収された X 線は拡散により大きく広がり検出できないため、中性領域は取り除いて完全空乏化させる必要がある。また、空乏層においても電極面からは深い位置で吸収されるため、表面型に比べてイベントは拡がりやすい。

2.4 性能指標

2.4.1 エネルギー分解能

入射 X 線のエネルギーは、空乏層中で生成された電子・正孔対の個数によって決まる。つまり、エネルギー分解能はこの個数の測定精度によって決まる。1つの電子・正孔対を生成するのに必要なエネルギーを W 、入射 X 線のエネルギーを E とすると、生成される電子・正孔対の個数は E/W となる。Si の場合は $W = 3.65$ eV なので 5.9 keV の Mn $K\alpha$ の X 線が入射すると、約 1600 個の電子・正孔対が生成される。電子・正孔対の個数揺らぎは実験的にポアソン分布からずれがあることが知られており、Fano 因子 F を用いて

$$\sigma = \sqrt{F \times \frac{E}{W}} \quad (2.1)$$

と表せる。 F は物質固有の値で Si の場合は 0.12[8] である。最終的に得られる電荷量は、読み出しノイズ・暗電流・spurious charge といったノイズ σ_{noise} が加わり、

$$\sigma = \sqrt{F \times \frac{E}{W} + \sigma_{\text{noise}}^2} \quad (2.2)$$

の揺らぎをもつガウス分布となる。

本論文では、以降、エネルギー分解能は半値幅 (FWHM) で評価し、eV 単位で示す。換算式は以下のようなになる。

$$\Delta E(FWHM) = \sqrt{8 \log 2} \times W \times \sqrt{F \times \frac{E}{W} + \sigma_{\text{noise}}^2} \text{ [eV]} \quad (2.3)$$

ノイズが全くない理論上のエネルギー分解能は 5.9 keV でおよそ 120 eV である。

2.4.2 電荷転送非効率

電位井戸に貯められた信号電荷を隣接したピクセルへ移動する際に完全に移動できるわけではない。信号電荷が1回の転送により失う電荷の割合を電荷転送非効率 (CTI: Charge Transfer Inefficiency) という。CTIが高いと、読み出しに近い側と遠い側で得られる電荷数に大きく差ができる。その結果、個数分布の広がりが大きくなってしまい、エネルギー分解能が悪くなる。CTIを悪化させる要因としては、

- クロック電圧が不適正で電場が弱い
- トラップ準位による電荷捕獲・再放出

といったものがある。図 2.5 は転送時の電荷の動きをエネルギーバンド図上に示したものである。格子欠陥や不純物によって出来た禁止帯中心周辺の深い準位は、電荷を捕獲・再結合しやすく、再放出に時間がかかる。これは特に低温で顕著となり、転送効率の悪化を招く。

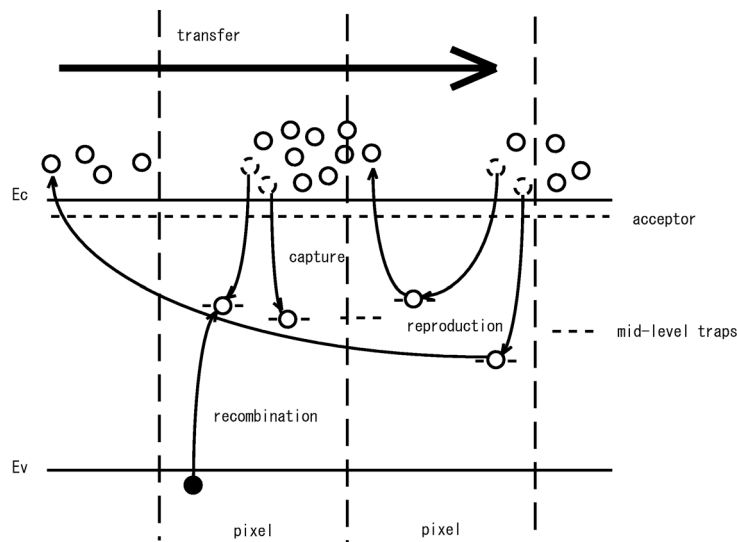


図 2.5: トラップ準位による転送効率の悪化

2.4.3 暗電流

CCD に光入力がない状態で存在する信号を指す。主な原因は電荷の熱励起と拡散であり、特に酸化膜界面はトラップ準位が多く、影響が大きい。また、いずれも熱運動に起因するものであり、低温で駆動することが効果的である。

2.4.4 Spurious charge

Spurious charge は半導体の電位分布を反転状態にして駆動する CCD に発生する現象であり、Janesick[6] らにより研究されている。反転状態では多数キャリアが酸化膜界面にトラップされているが、転送時に非反転状態へなると、捕獲されていた多数キャリアは逆方向の電場を受け、高いエネルギーを持って飛び出す。この飛び出した電子が衝突電離により空乏層内で電子・正孔対を生成し、信号電荷に混入する。

2.4.5 読み出しノイズ

外部回路のノイズも含めて、CCD から信号を読み出すときに加わるノイズ。フローティングディフュージョンのリセットノイズ、アンプのノイズなどがある。

2.5 データ処理

実際に CCD から得られる出力信号は、ADC を通じてデジタル化されて計算機に取り込まれる。転送・読み出し方法から取り込まれた情報を 2 次元的に再構成することで、撮像画像が得られる。一般には転送回数を CCD の総ピクセル数よりも多くとる。それにより得られる CCD イメージの模式図を図 2.6 に示す。このように、実際に撮像したイメー

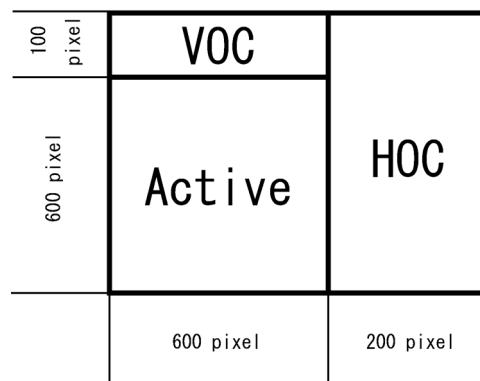


図 2.6: CCD イメージの模式図

ジ (Active 領域) に加え、水平転送・垂直転送を一定回数空読み出しして得られたイメージ領域をそれぞれ HOC(Horizontal-overclocked) 領域、VOC(Vertical-overclocked) 領域と呼ぶ。これらの領域の情報を用いて、CCD の様々な性能指標が評価することが出来る。

以下では、このような出力イメージから、X線イベントを検出し、CCD の性能指標を評価する方法について具体的に述べる。

2.5.1 イベント検出法

各ピクセルに存在する信号量(波高値)は、基準レベルに暗電流や Spurious charge を加えたダークレベルを差し引くことで得られる。ダークレベルは複数の取得イメージを集積し、平均化することで決定できる [3]。

この波高値から X線イベントを検出するわけであるが、単一のピクセルが1つのイベントを表しているわけではない。光電効果で生まれた信号電荷雲は電極に取り込まれるまでに拡散により拡がるため、一つのイベントでも複数のピクセルにまたがることのあるからである。このような拡がったイベントを正確に再現していく必要がある。現在、一般的に以下の2つのイベント検出法が用いられている。

グレード判定法

あるイベント閾値以上の波高値を持つピクセルの周囲 3×3 ピクセルを取り出し、その波高値分布を調べ、イベントかどうかを判定する方法 [4]。周辺のピクセルが漏れ出した信号量かダークレベルの揺らぎによるものかを判定する閾値として split threshold という閾値を定め、そのパターンを8つのグレードに分類する(図 2.7)。Grade 7は図のいずれのパターンにも属さない拡がったイベントである。一般に X線イベントとして扱うのは Grade 0,2,3,4,6 であり、それ以外はバックグラウンドイベントとする。このようにして判定されたイベントは周囲に広がった波高値を足し合わせて X線イベントのエネルギーを決定する。

この方式の利点は、ロジックが単純でデータ処理にかかる時間が短いことである。しかし、空乏層の深いところで吸収されるような X線イベントは 3×3 以上に拡がることもあり、そのようなイベントの波高値を再現できないこと、split threshold は物理的根拠がなく、経験に基づいて決定せざるをえないことが、デメリットである。

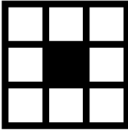
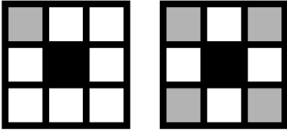
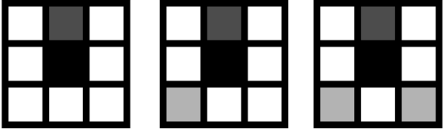
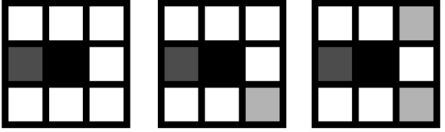
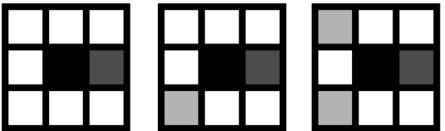
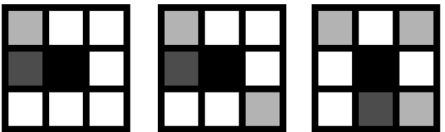
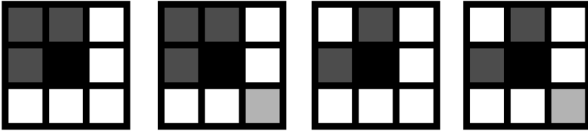
フィッティング法

あるイベント波高値を超えるピクセルの周囲 5×5 のピクセルの波高値に2次元対称ガウス関数をフィットし、その結果から波高値の積分値を X線イベントのエネルギーとして決定する方法である。この方法を用いれば拡がったイベントの検出も可能である。但し、グレード判定法に比べて、処理が複雑で時間がかかる。

2.5.2 各指標の算出方法

エネルギー分解能

イベント判定法により検出された X線イベントの積分波高値を用いてスペクトルが作成できる。既知のエネルギーを持った X線入射イベントをスペクトルから探し出し、ガウス関数をフィットすることで中心エネルギーに対応する波高値と広がり得る。これ

[Definition]	[Example]
Grade 0 = perfect single	
Grade 1 = single + detouched corners	
Grade 2 = vertical single-sided split + detouched corners	
Grade 3 = left single-sided split + detouched corners	
Grade 4 = right single-sided split + detouched corners	
Grade 5 = single-sided split + with touched corners	
Grade 6 = L-shape or square-shape + detouched corners	




	The center pixel.
	A pixel whose PH level is larger than the split threshold and which is included when summing up the PHs.
	A pixel whose PH level is larger than the split threshold and which is not included when summing up the PHs.

図 2.7: グレード判定法による分類

により、中心エネルギーと波高値との関係(ゲイン)がわかるので、エネルギー分解能が評価できる。

電荷転送非効率

電荷転送時に電荷の取りこぼしがあれば、読み出し口から遠いほどその影響を多く受けることになる。Active 領域上に図 2.8 のように領域を定め、それぞれの領域でスペクトルを取得する。その中心エネルギー-波高値の変化割合を失った量として、転送回数で割ることで得られる。

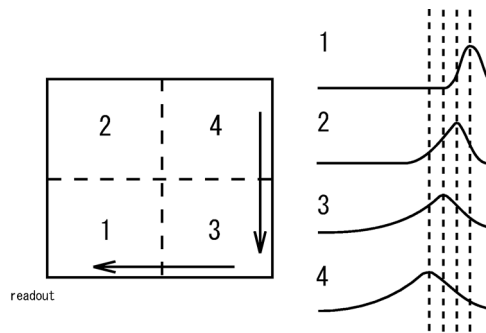


図 2.8: CTI の算出方法

読み出しノイズ

HOC 領域は縦転送に比べて速く、spurious charge の影響を受けにくい。HOC 領域におけるダークレベルの揺らぎを読み出しノイズとして評価する。

Spurious charge

VOC 領域は読み出しノイズに加えて縦転送に伴う spurious charge の影響を受ける。つまり、spurious charge は VOC 領域と HOC 領域でのダークレベルの差として現れる。

暗電流

暗電流は露光されていたかどうかだけが差となる Active 領域と VOC 領域を比較することでわかる。それぞれの領域でのダークレベルの差を調べ、その差分を暗電流として評価する。

第3章 FPGA制御による完全同期の駆動システムの開発

3.1 従来の駆動システム(高木システム)と課題

これまで京都大学で使用してきた CCD 駆動システム (以後、高木システムと呼ぶ) の構成図を図 3.1 に示す。各回路の詳細については 2001 年馬場 [2]、2003 年高木修士論文 [1] を参照願いたい。これまで P 型・N 型含め CCD の駆動はこのシステム (真空槽内の CCD

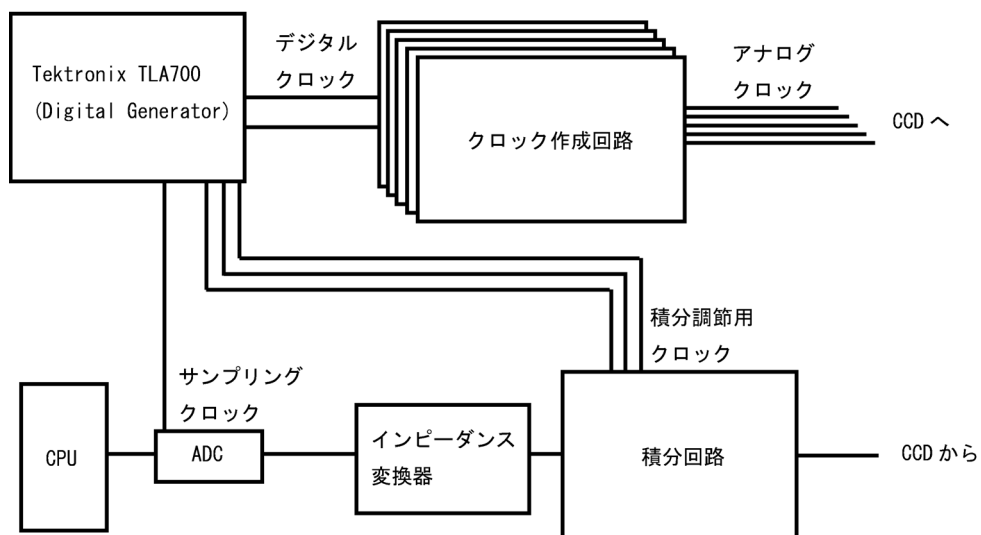


図 3.1: システム構成図 (高木システム)

マウント基板も含む) を用いて行われてきたが、その大きな課題は読み出しノイズの改善であった。標準的な CCD イメージセンサの読み出しノイズは $10 e^-$ 以下 [5] であるのに対し、京都大学では $40 e^-$ 程度と極めて高い。また、今後高い位置分解能の実現と CCD の大面積化が進む上で、画素数は増大していくと考えられる。このシステムでは 100 kHz までの読み出しが可能 [2] だが、より高速の読み出しを求められるとき、現在のデジタルクロックジェネレータでは限界がある。実験作業としては、各クロックの電圧調節するには可変抵抗を手動で変更せねばならず、設定を保存しておくことは出来ない。P 型、N 型の駆動時に電圧値を反転するために別途に回路を用意する必要があるなど、不便な点もあった。

このような問題点・課題を解決することを目標に新たな駆動システムの開発を進めている。以下では、その新駆動システムの紹介と動作試験の結果について述べる。

3.2 本システム(乾システム)について

3.2.1 本システムの概要

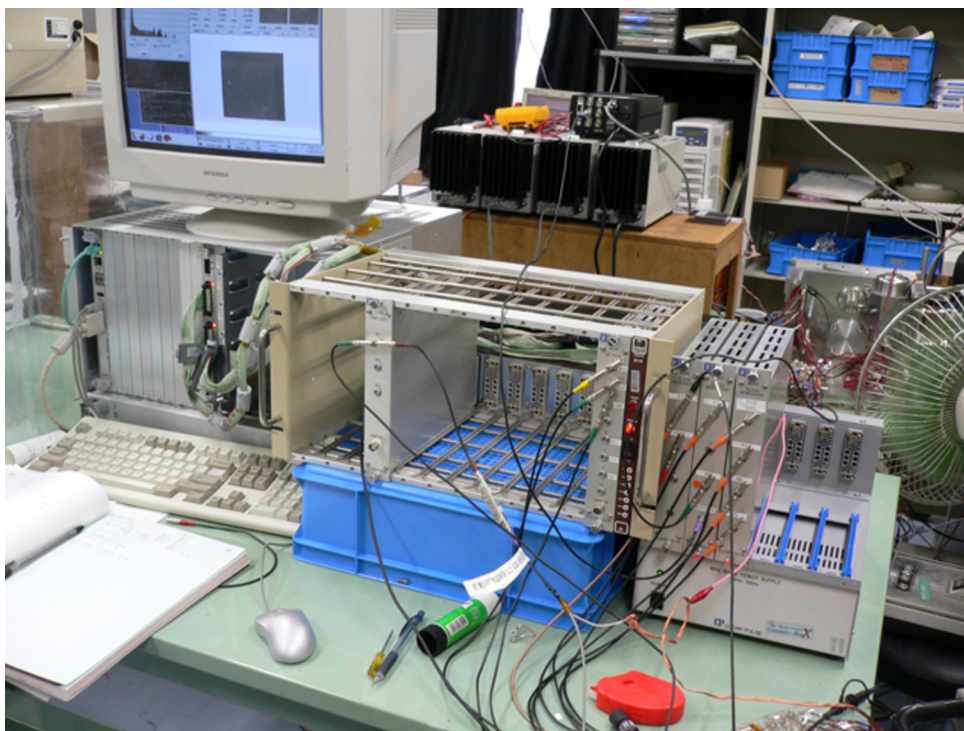


図 3.2: 乾システムの概観

FPGA(Field Programmable Gate Array)とは、回路設計情報を書き込むことで、内部の論理構成をプログラムすることができるLSIである。ロジック制御用に動作クロックが用意されており、すべての動作をこのクロックを同期した形で行うことが可能である。我々はクリアパルス社と共同で、FPGAを用いたクロック作成・読み出しシステムを開発した。図3.2がシステムの概観である。

システムを構成するモジュール・ボード類は以下の通りである。

VME ボード

- VMIC 7740(CPU)
- VME-DIO 8970A(FPGA)

NIM モジュール

- CLOCK GENERATOR 9040 × 4
- DC BIAS 9041
- CDS-ADC 1163

VME-DIO と各 NIM モジュールは図 3.3 のようにフラットケーブルにて接続される。FPGA は CPU から与えられた設定情報を用いるが、動作そのものは CPU に依存せず、NIM モジュール群を直接制御してクロック作成・データの取得を行っている。以下では、FPGA がクロックを作成するまでの論理システムと、CCD 出力信号のデジタル化・保存方式について詳しく説明していく。

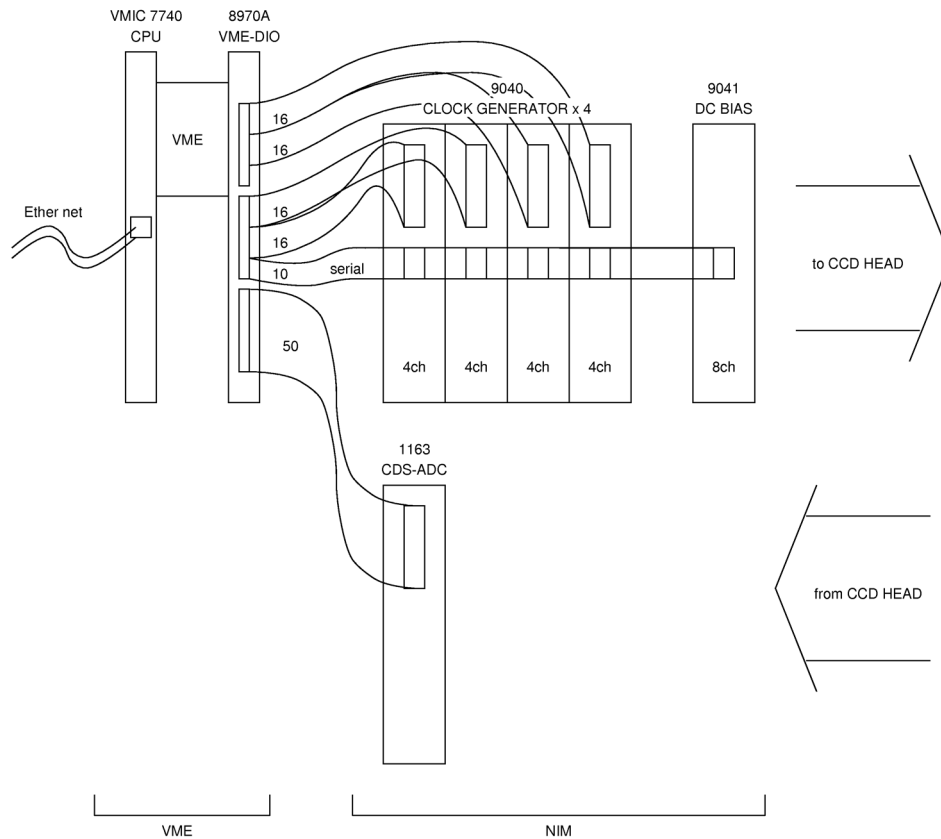


図 3.3: システム構成図 (乾システム)

3.2.2 クロック作成ロジック

CCD を駆動する上で必要なクロックの例を図 3.4 に示す。実際にはこれに加えて定電圧 RD, OD, OG が必要となる。この一連のダイアグラムをすべてデータとして記憶する

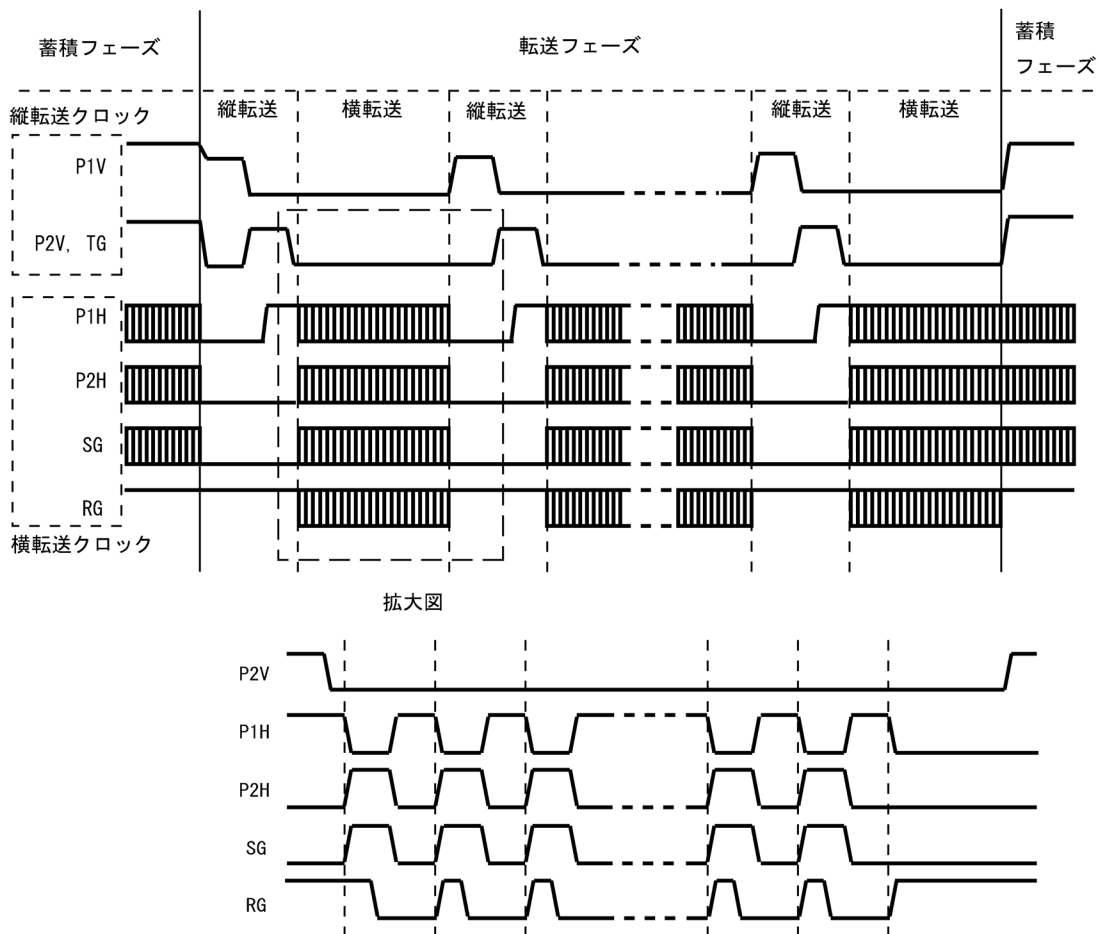


図 3.4: CCD 駆動用クロックダイアグラム

にはデータ量が大きすぎる。しかし、ダイアグラムは、1回の縦転送と複数回の横転送といった各基本パターンの繰り返しをさらに繰り返すといったような形で表現できるため、シーケンサを用いた繰り返し動作を実現することで、必要な記憶データ量を減らすことが出来る。そして、考案したクロック作成ロジックが図3.5である。まず、1回の縦転送、

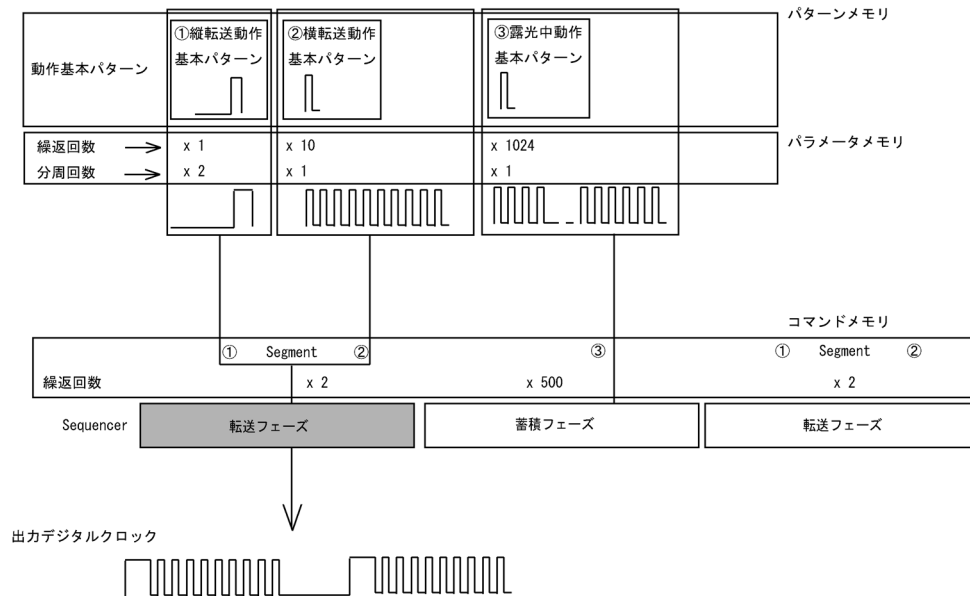


図 3.5: クロック作成ロジック

横転送といった基本パターンを記憶しておく。基本パターンから実際に運用するクロックの速度、(転送)回数を決めて、縦転送・横転送ブロックを構成する。そして露光フェーズ・転送フェーズといった流れをコマンドパイプラインとして記憶しておき、FPGA ボード内蔵の動作クロックに同期したシーケンサを使い、各フェーズで用いるブロックナンバーを参照して出力波形を出す。

このようなロジックを FPGA 上の論理回路に構成した。クロックを作成する論理回路は

- シーケンサ
- パターンメモリ
- パラメータメモリ
- コマンドメモリ

から成っている。以下では、それぞれの機能について詳細に述べていく。

パターンメモリ

各基本動作パターンを記憶しておく内部論理メモリ。パターンを構成できる幅は 32BIT で、電圧を 00,01,10,11(2BIT) の 4 つのレベルを用いてデジタル表現する。この 32BIT デ

デジタルパターンを16ポート分(各モジュール4ポート×4つ)とADCなどの制御用内部クロック32BITを合わせた計 $64 \times 32 = 2048\text{BIT}$ が、1つのブロック(PATID)として管理される。FPGAはこれを8ブロック($2048 \times 8 = 16\text{kBIT}$)確保している。縦転送・横転送など典型的な基本動作パターンをデジタル化したものを図3.6,3.7に示す。

表 3.1: PATID と動作情報

PATID	0	1	2	3	4	5	6	7
動作内容	テスト	未使用	未使用	未使用	縦転送	横転送	露光1	露光2
NPIX	0	0	0	0	0	599	7	499
繰返回数	1	1	1	1	1	600	8	500
NDIV	0	0	0	0	199	49	49	49
速度	1 MHz	1 MHz	1 MHz	1 MHz	5 kHz	20 kHz	20 kHz	20 kHz

パラメータメモリ

パラメータメモリは8つの基本動作ブロックの繰り返し回数と速度を記憶しておく。速度はFPGAのクロック(32MHz)を分周させることで調節する。例(図3.6)のように32BIT幅すべてを使ってパターンを書いた場合、最速で1MHzまで出すことができる。分周回数はNDIV(8BIT)という数値で管理される。NDIV+1回分周させるとパターンの縦1列が実行される。繰り返し回数はNPIX(10BIT)で管理する。32BITパターンが実行されればそれをNPIX+1回繰り返す。NDIV・NPIXの設定32BIT(上位14BITは未使用)をPATID8個分、256BITをメモリとして管理する。

コマンドメモリ

コマンドメモリは露光フェーズ・転送フェーズで用いるPATIDの情報と、その繰り返し回数を記憶しておく。また、転送フェーズのような切り替え動作を使うかどうかも記憶しておく。NREP(9BIT)はコマンドが繰り返される回数で、NREP+1回繰り返すと次のコマンドへ移る。パイプラインの長さは128個までで、終了後はまた先頭から再開される。FPGAの内部メモリには繰り返し回数、セグメントの有無、使用するPATID2つの情報32BITを128個のパイプライン分、VME側から書き込んで用いる。

各メモリーへの書き込みは、CPUから対応するFPGAレジスタにアクセスすることで行う。

シーケンサ

図3.8はパイプラインの例とシーケンサの動作の様子を示したものである。シーケンサはカウンタの組み合わせだけで構成しており、すべての動作を制御している。

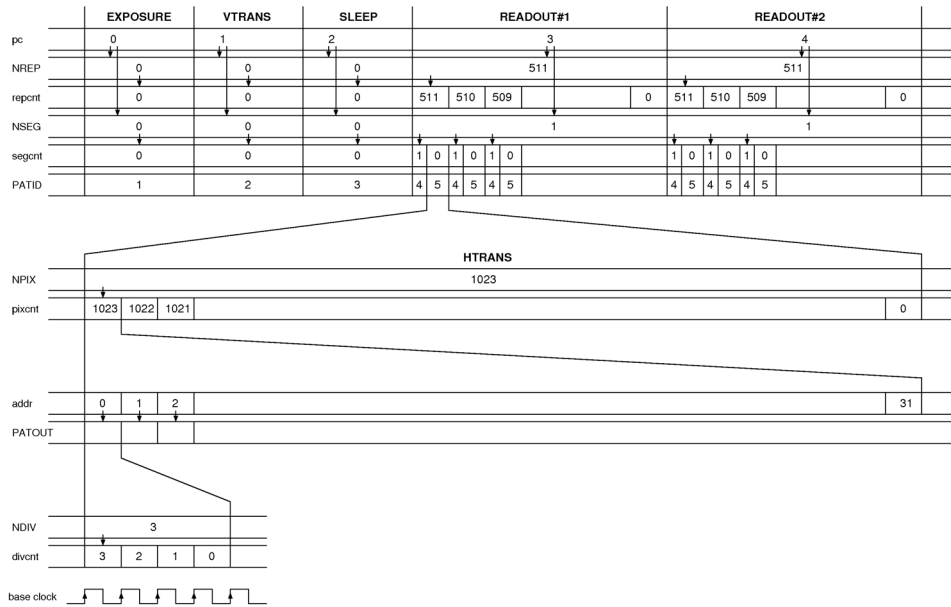


図 3.8: クロック作成パイプライン

クロックジェネレータモジュール

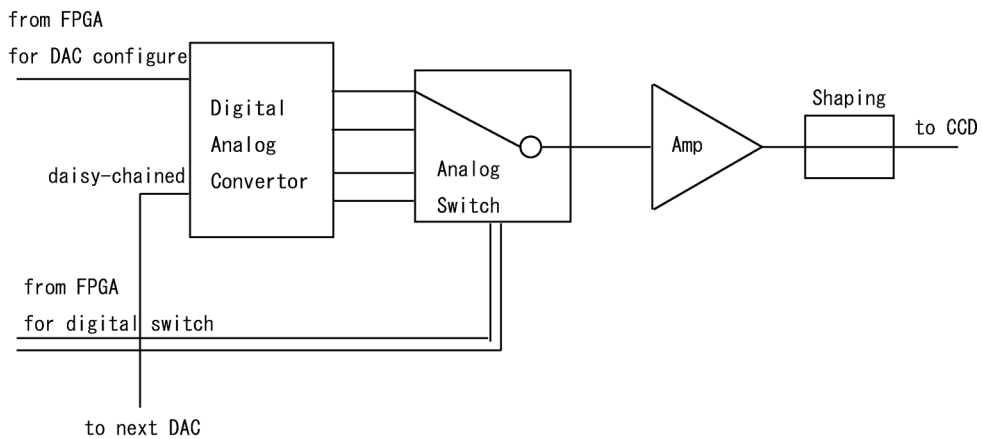


図 3.9: クロックジェネレータモジュール内の模式図

全体の回路図は図 B.2 である。出力ポートは 4 つあるが基本的には同じであるので、1 つの出力ポートに絞って話を進めていく。1 ポートの全体構成は図 3.9 のようになっている。4 ポートの DAC から出る 4 つの電圧をアナログスイッチで切り替え、増幅した後、波形を適度に鈍らせて CCD へ出力する。FPGA からは DAC の電圧調節用のものと、スイッチ用のものの 2 つのフラットケーブルで接続している。

次に実際の回路上の動作を追っていく。図 3.10 はクロックジェネレータの前段部分である。FPGA からの接続はすべてアイソレータを通して電氣的に分離されている。デジタル

パターンを受け取るアイソレータは2つあり、P0,P1には、Highの時DVDD(+6 V)、Lowの時DGND(0 V)が入力され、N0,N1にはHighの時DGND(0 V)、Lowの時DVSS(-6 V)が入力される。P0,P1,N0,N1は後段のスイッチング動作に用いられる。

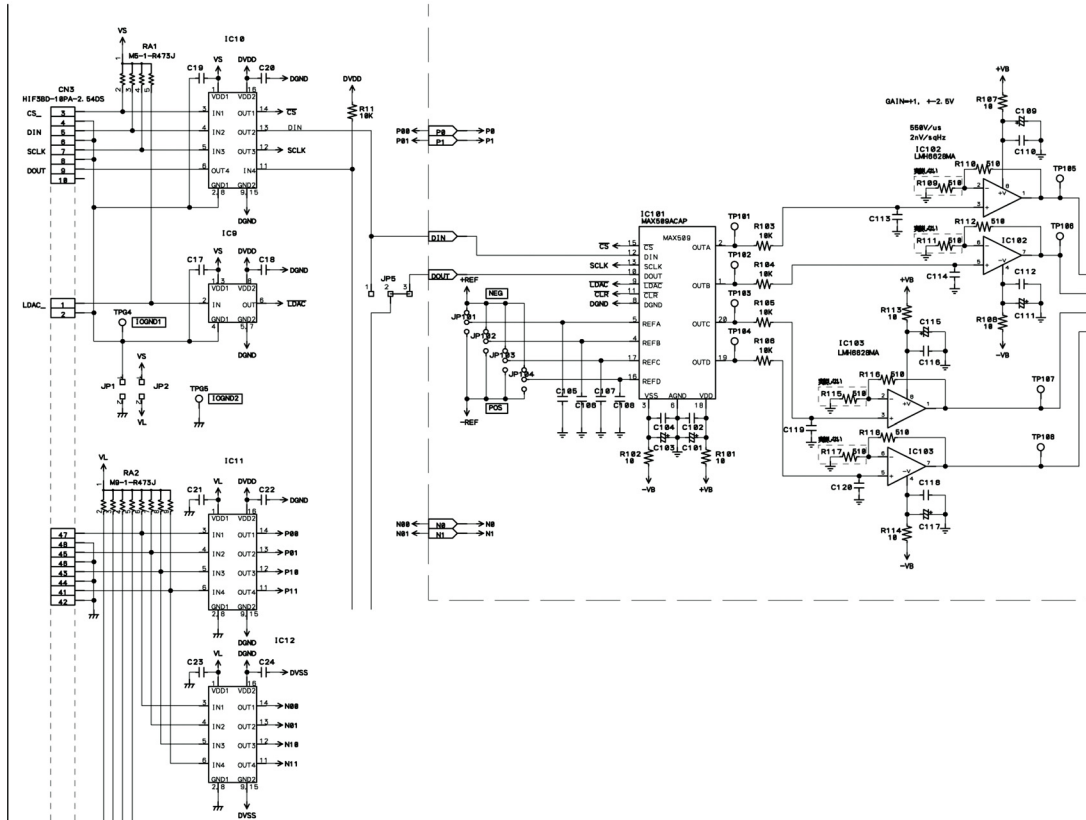


図 3.10: クロックジェネレータモジュールの前段回路

MAX509[11]はデジタル・アナログ・コンバータ (DAC) であり、任意のデジタル数値 (8BIT) を書き込むことで4つの電圧レベル ($V_0 \sim V_3$) を出力できる。出力電圧はリファレンス電圧 V_{REF} に対して [設定数]/256 で与えられる。リファレンス電圧はクロックジェネレータボードでは $\pm 2.5 V$ で、ジャンプスイッチ (JP101-104) で正負の変更が可能である。デジタルレベルはFPGA側からシリアルデータを送ることで設定できる。またDACはデイズチェーンで接続されており、1つのシリアル出力から一本のケーブルで全DACの設定変更が可能である。LMH662BMAはゲイン1倍のバッファアンプである。

図 3.11はクロックジェネレータの後段部分であり、スイッチングを制御する部分である。FPGAから送られてきたデジタルパターン ($P0, N0 \rightarrow SELA, P1, N1 \rightarrow SELB$) とそれに対応する各素子の出力を表 3.2に示す [9],[10]。上下にある74HC125の出力がHigh(+5 V)、Low(-5 V)のときのみダイオードに電流が流れ、Openの状態になり電圧が伝えられる。ハイインピーダンス (Z) の時には線が切れている状態と考えてよいので、電流は流れず電圧は伝わらない。このスイッチ動作によりデジタルクロックに対応する電圧レベルが出力できる。アナログクロックは最終段の4倍の反転加算アンプと1.3倍の非反転アンプで出

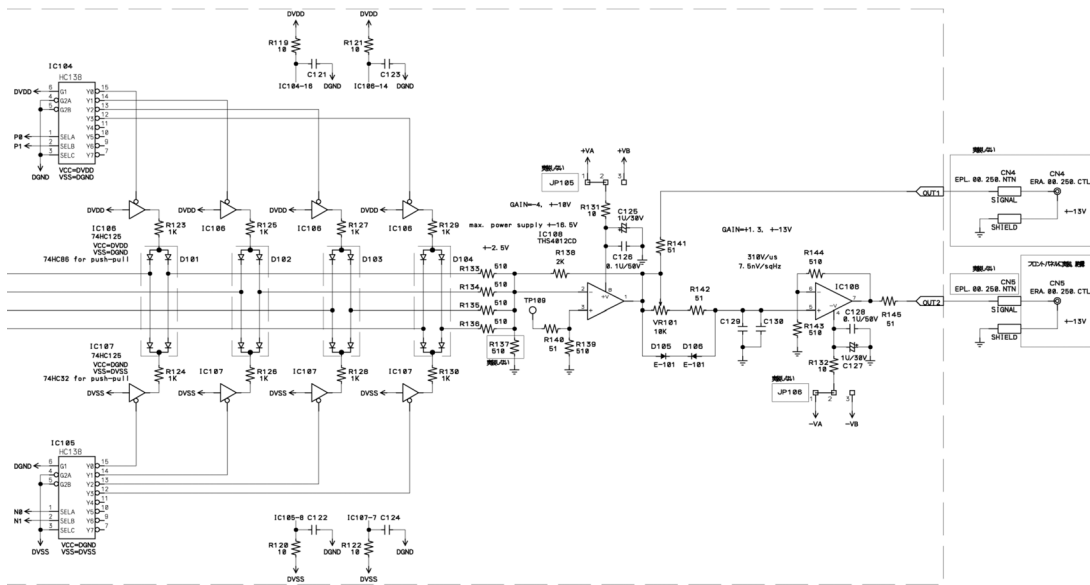


図 3.11: クロックジェネレータモジュールの後段回路

力抵抗 51 Ω で出力される。アンプ回路の中間にある E-101 は定電流ダイオードで出力電圧の変化時にその電圧変化を遅らせる働きをする。その結果、アナログクロックの波形の立ち上がり・立下がりをなまらせることができる。

表 3.2: クロックジェネレータスイッチング部の真理値表

HC138		74HC125(上)				74HC125(下)				Output				
SELA	SELB	Y0	Y1	Y2	Y3	0	1	2	3		0	1	2	3
L	L	L	H	H	H	H	Z	Z	Z	L	Z	Z	Z	V ₀
H	L	H	L	H	H	Z	H	Z	Z	Z	L	Z	Z	V ₁
L	H	H	H	L	H	Z	Z	H	Z	Z	Z	L	Z	V ₂
H	H	H	H	H	L	Z	Z	Z	H	Z	Z	Z	L	V ₃

3.2.3 ADC とデータの取り込み

ADC モジュール

ADC モジュールは CCD 出力信号を受け取り、デジタルデータに変換して FPGA へ渡す。その全体回路図は図 B.3 に示す。上から Blue、Green、Red チャンネルと呼び、Red チャンネルは前置増幅として高木システムで用いられているものと同じ積分方式の積分増幅回路がついている。Blue と Green は全く同じ増幅回路である。図 3.12 に Green チャンネルの前段増幅部の回路と CCD 出力信号の変化の様子を示す。CCD からの出力信号は

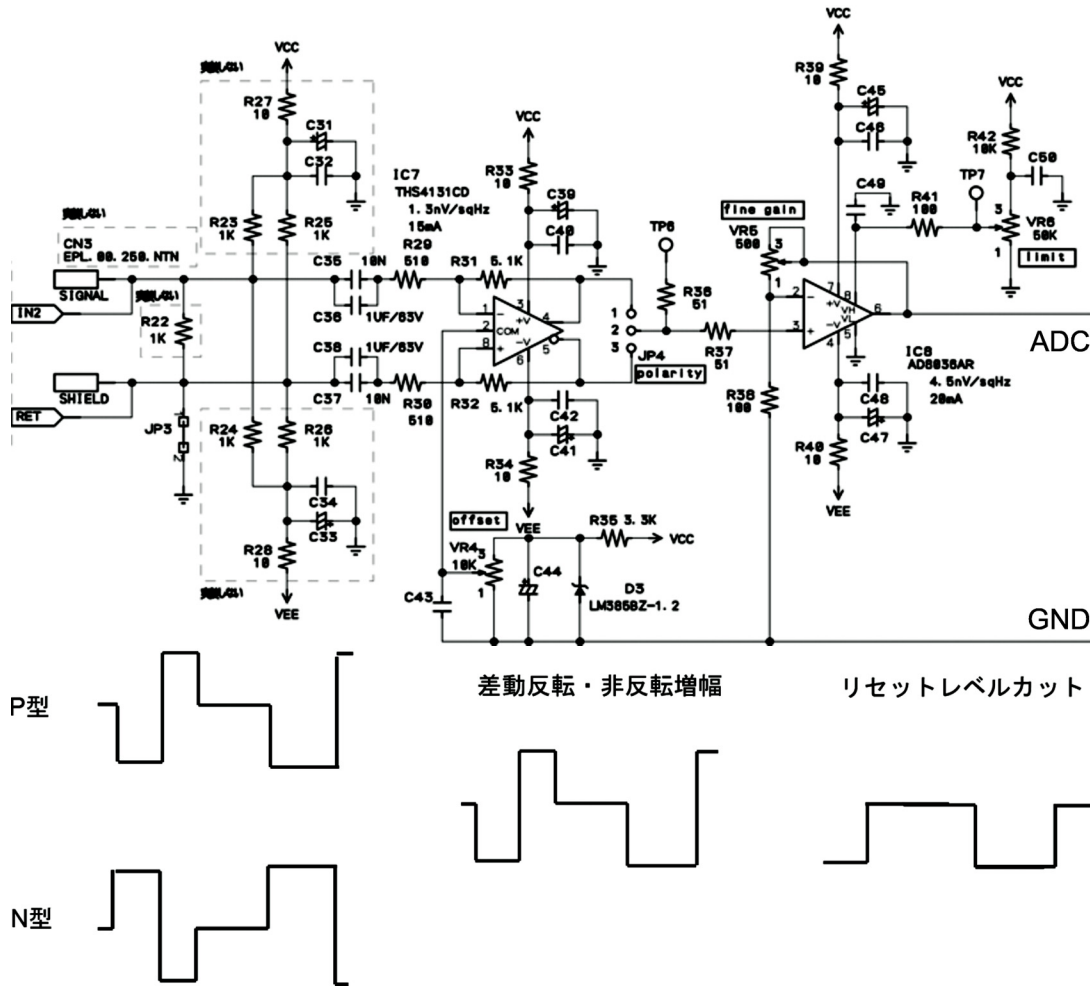


図 3.12: ADC モジュールの前段回路と CCD 出力信号の流れ

N型とP型で極性が異なるが、1段目の差動アンプは反転・非反転両方を出力しており、ジャンパスイッチ (JP4) でいずれかに変更できる。ゲインは10倍で、+5 Vまでのオフセットをつけることが出来る。また、後段の非反転アンプは可変抵抗によりゲインを調整でき、リセットレベルを除去するため、出力電圧のアップーリミットも変更できるようにしてある。

図3.13は前段で増幅されたCCDからの出力信号をAD変換する回路である。VSP3100はアナログ信号の入力幅0.5~3.5 Vでフルスケール2.0 Vを14BITのデジタルデータに変換するADC素子である[12]。基準(float)レベルと信号(signal)レベルをそれぞれCK1,CK2のタイミングでサンプリングしてその差をとっている(図3.14)。このような手法でのサンプリングを相関二重サンプリング (Correlated Double Sampling) という。第2.2.2節で述べたが、溜まった信号電荷をリセットしたのち、FDは基準レベルになる。基準レベルは常に同じという想定であったが実際にはそうではない。リセットトランジスタのチャンネル抵抗で発生した熱雑音電荷がランダムでリセット後も残るため、基準電圧は揺らぎを持つ[7]。これをリセットノイズと呼ぶ。シグナルレベルだけサンプリングする方法では、このリセットノイズを落とすことが出来ない。一方の相関二重サンプリングでは、基準レベル・信号レベルの両方でサンプリングするため、リセットノイズをキャンセルすることができる。

ADC動作のクロック (ADCCLP,ADCCLK,CK1,CK2) 及び変換されたデジタルデータはフラットケーブルを通してFPGAボードへ送られる。ここでもアイソレータを用いてADC側とケーブル側とは電氣的に分離してある。

双方向メモリへの書き込みと読み込み

FPGAはADCCLKの立ち上がり時にADCからデジタルデータを読み取り、内部の双方向メモリ (128kB×2) に書き込む。CPU側がアクセスできるのはFPGAが書き込みをしていない片面の128kBのメモリだけであり、CPU側からページの指定は出来ない。また、ADCチップがAD変換してデータを出力するまでには遅延があり、その分のデータは放棄する必要がある。我々は以下の手順で双方向メモリからCPUへデータを読み出す。

1. 露光中は双方向メモリのFPGA(書き込み)側アドレスを0に戻す(クロック ADDR-CLR=1)。
(このときFPGAが書き込みもうとするメモリをページ0、CPUから見えるほうをページ1とする。)
2. CPUはページ1のアドレス0番地に読み込み終了フラグ(0x8000)を書き込む。(1ページ放棄)
3. CPUはアドレス0番地を監視し続ける。
4. 転送が始まり、ページ0にデータが書き込まれていく。
5. ページ0が一杯になるとFPGAは書き込みをページ1へ切り替える。
6. ページが切り替わると、アドレス0番地にはADCから出力されたデジタル情報が書き込まれている。これを合図にページ0の情報読み取りを開始する。この際、先頭数

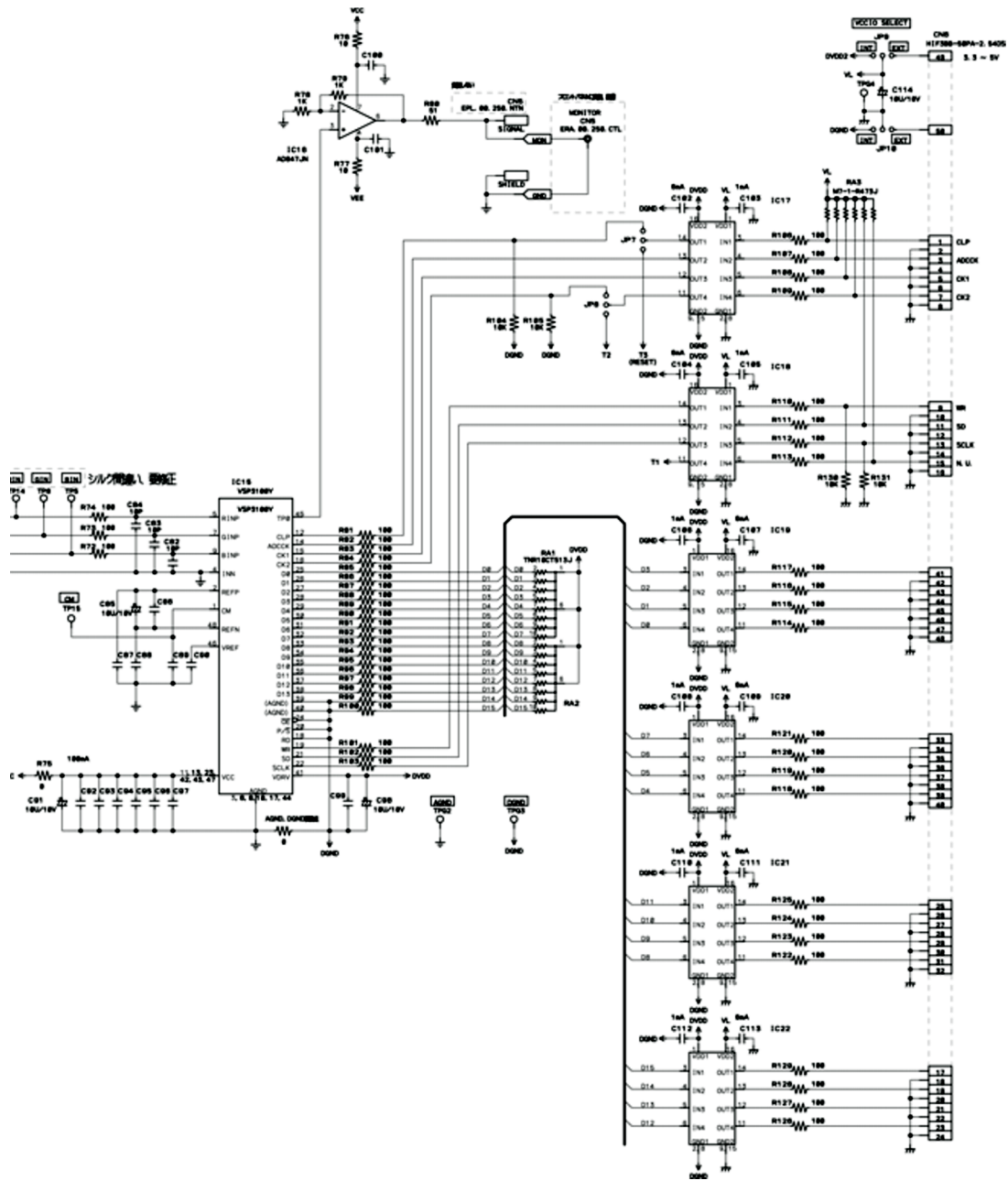


図 3.13: ADC モジュールの後段回路

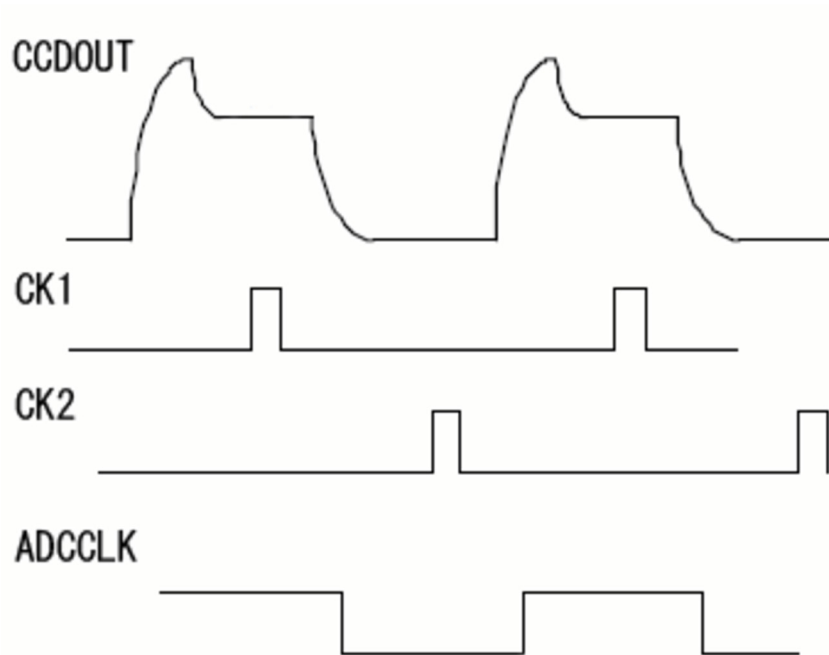


図 3.14: 相関二重サンプリング方式

個のデータは遅延データとして放棄する。読み終わればアドレス 0 番地に読み込み終了フラグを書き込む。

7. CPU はアドレス 0 番地を監視し、ページが切り替わったらデータを読みに行く。必要なデータ数読み終えたら、読み込み終了フラグを立てて、次のデータを待つ。

3.3 動作試験

3.3.1 クロック出力確認試験

ハーフサイズの NIM クレートに 6 つのモジュールを挿し、FPGA とフラットケーブルで接続して試験を行った。この試験では次の 3 点に注意して行った。

1. デジタルパターンに対応するアナログレベルが出ているか
2. 意図した電圧、周期、繰り返し回数になっているか
3. ノイズが見られないか

1,2 に関しては、問題は確認されなかった。3 に関しては、クロックの AC 出力成分に減衰時間 $250 \mu\text{sec}$ のノイズが確認された。このノイズの起源は NIM クレートから供給される $\pm 6 \text{ V}$ 系にあることがわかった。このノイズはクロックジェネレータを 2 枚以上 NIM クレートに接続すると発生し、クレートには依存性がなかった。これは NIM クレート電源系のレギュレータとクロックジェネレータの $\pm 6 \text{ V}$ 電源系につけられたコイル (SN3-200)

が共振するために発生していると考えられた (図 3.15)。そこで、これらのコイルを短絡したところ、このノイズは消失した。

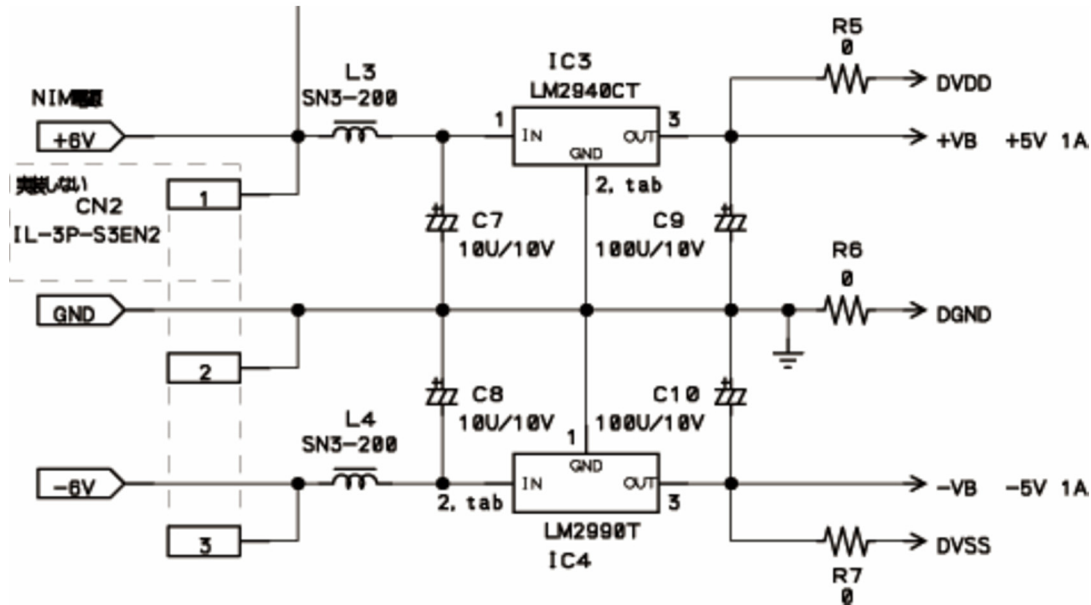


図 3.15: クロックジェネレータの ±6 V 電源系回路図

3.3.2 システム雑音の調査と対策

次に実際 CCD を駆動させる実験環境と駆動システムを接続させ、ノイズの確認を行った。実験環境として汎用 CCD 評価用真空槽 [1] を用いた。図 3.16 は駆動システムと真空槽との接続図である。クロックジェネレータからの電源系ノイズを完全に遮断するため、クロックジェネレータと定電圧モジュール・ADC モジュールはそれぞれ別の NIM BIN に挿すこととした。定電圧・クロックはいずれも LEMO 出力で、真空槽側には Dsub37 コネクタを介して入力しなければならない。そのため、駆動システム側、真空槽側それぞれにコネクタ変換用の基板を作成した。また、基板にはそれぞれのクロックでノイズカット回路が設計できるようにしておいた。なお、駆動システムと真空槽間は約 1 m ほどあるため、電磁ノイズに強いツイストペアケーブルに変換した。

低ノイズで CCD を駆動するためには、定電圧の安定性が強く求められる。ここでは定電圧モジュールの 1 番ポート (RD) に乗っているノイズをモニタし、ノイズ源の調査と対策を行った。

1 MHz ノイズ (QL ノイズ)

CPU は第 3.2.3 節の方法を用いて FPGA の双方向メモリからデジタルデータを読み取る。CCD 駆動実験中は取得したデータを即確認できるように、QuickLook (QL) できるよ

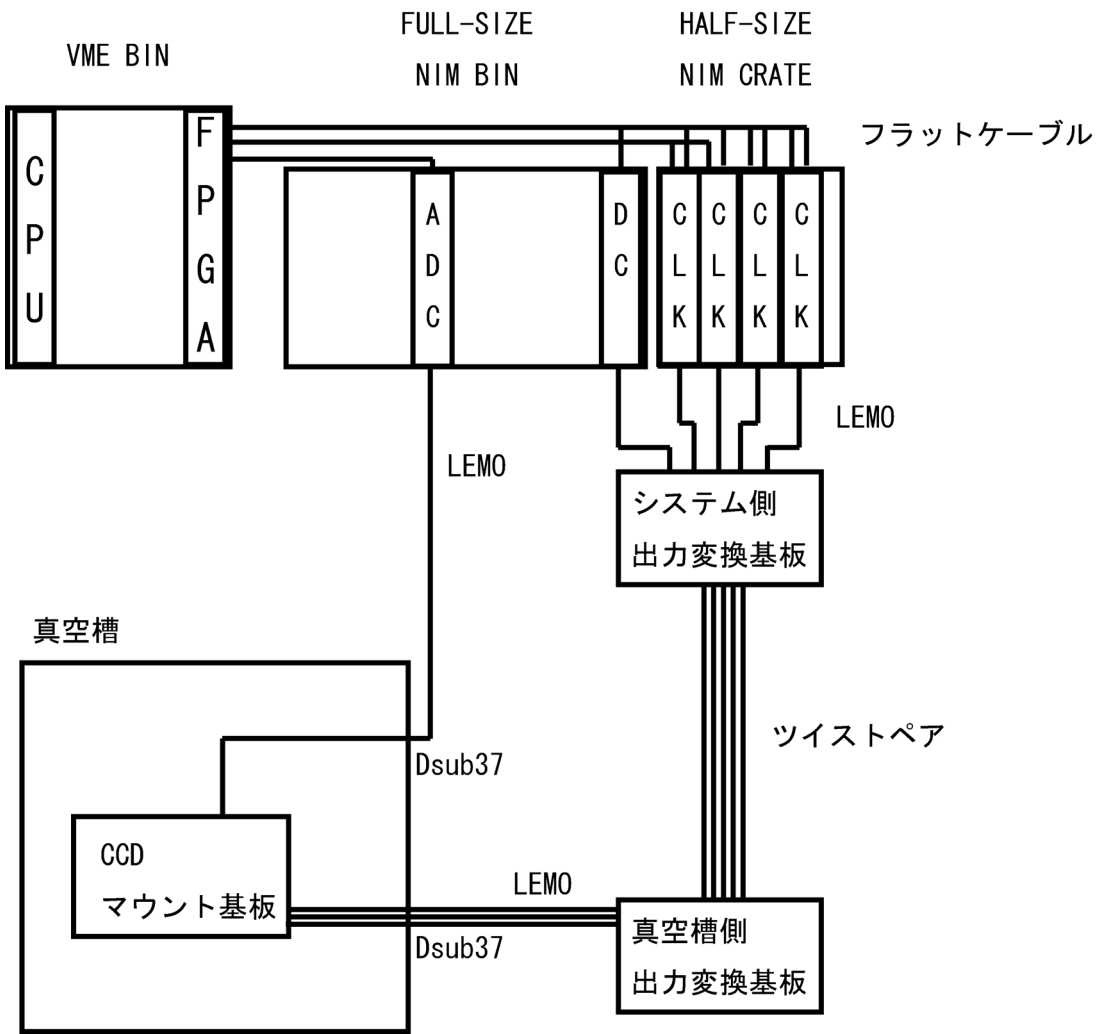


図 3.16: 駆動システムと真空槽との接続図

うにしておく (A.9)。このプログラムを実行すると、定電圧 RD の AC 成分に周期 $1 \mu\text{sec}$ のノイズが乗るようになる (図 3.17(左))。このノイズを以後、1 MHz ノイズ (QL ノイズ) と呼ぶこととする。QL プログラムは FPGA の双方向メモリにアクセスする作業のみを行っており、プログラム自体が直接影響を及ぼせる範囲は VME BIN 内のみである。FPGA ボード側でフラットケーブルをはずした場合に QL ノイズが消滅することから、ノイズ源はこのフラットケーブルであることがわかった。また、NIM モジュール側でフラットケーブルをはずしてもノイズが乗り続けることから、ノイズの原因は、フラットケーブルが伝導していることによるのではなく、電磁放射ノイズを拾っているためと考えられる。NIM モジュールと変換基板間の LEMO ケーブルにフラットケーブルを近づけた際に顕著に大きくなることから裏付けられる。

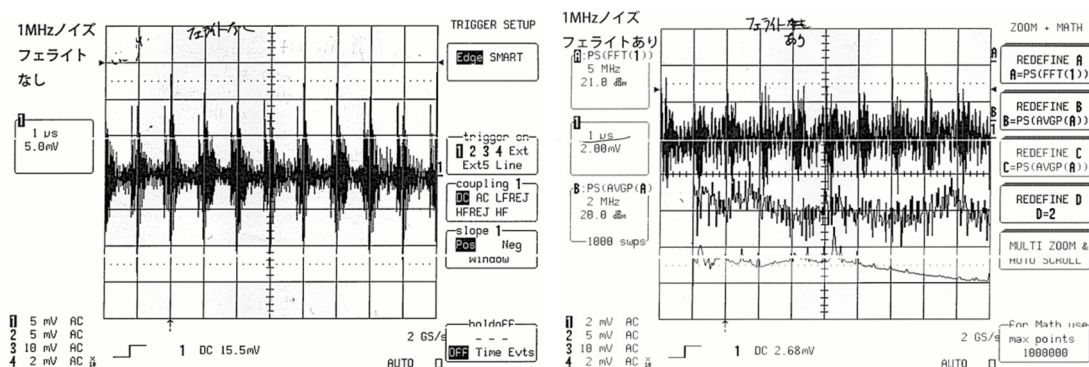


図 3.17: 定電圧 RD に見られる QL ノイズ (左) とフラットケーブルにフェライトコアをつけた後のノイズの様子 (右)

放射ノイズに対する対策としては、

1. 放射源と受信部を遠ざける
2. 放射を抑えられるケーブルに変更する
3. フェライトを用いて放射自体を抑える

のような方法が考えられる。今回用いているフラットケーブルは短く、コネクタ形状が複雑なため、1,2 はやめ、3 の方法によりノイズの低減を狙った。図 3.17(右) がフェライトコアにフラットケーブルを通したときの定電圧 RD の AC 成分の様子である。完全な除去には至らないが、振幅はフェライト使用前後で 10.0 mV から 2.0 mV まで減少した。

40 kHz ノイズ (スイッチングノイズ)

スイッチングノイズはデジタルクロックのスイッチタイミングで出るパルス状のノイズである。このノイズはクロックジェネレータのアナログ電圧が設定されていない (出力としては常に 0 V) 場合にも発生する。また、電源系として分離され、スイッチング動作をしない定電圧 RD でもこのノイズが乗る (図 3.19(左))。真空槽側の出力変換基板で RD の

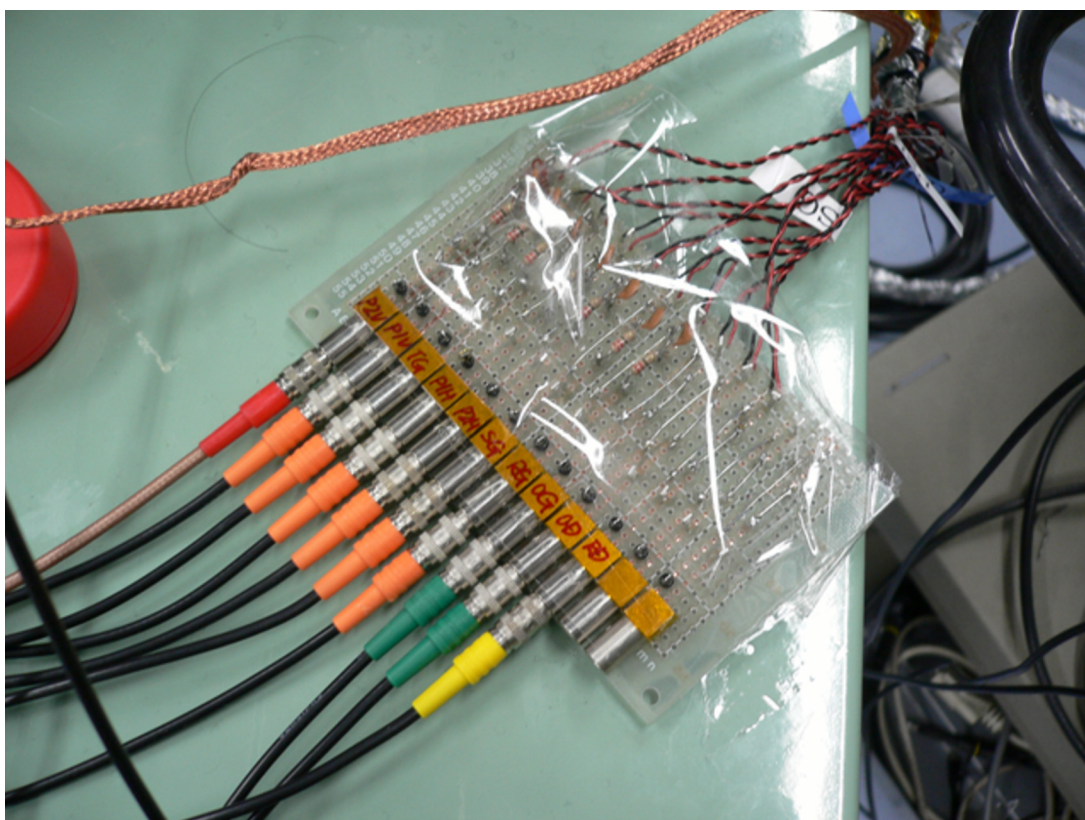


図 3.18: システム側出力変換基板とノイズカットフィルタ回路

接続を断つと、このノイズがなくなるため、クロック出力に乗ったこのノイズが真空槽側で定電圧 RD へ伝わっていると考えられる。この対策として、出力変換基板に $22\ \Omega$ の抵抗と $0.01\ \mu\text{F}$ のコンデンサーを用いたフィルタ回路を作った (図 3.18)。その結果、スイッチングノイズの振幅は $100\ \text{mV}$ から $10\ \text{mV}$ 程度まで減少した (図 3.19(右))。

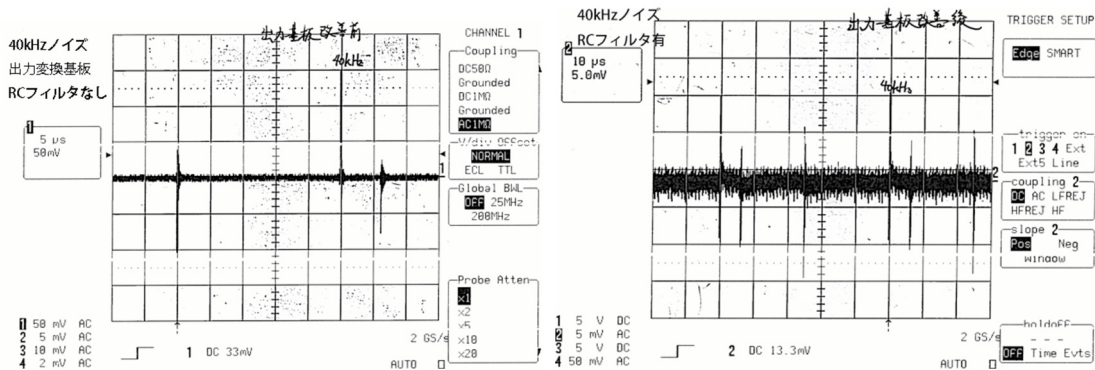


図 3.19: 定電圧 RD に見られるスイッチングノイズ (左) と RC フィルタをいれた後のノイズの様子 (右)

60 Hz ノイズ

定常的に乗っている周期 $13\ \text{msec}$ のノイズ (図 3.21)。振幅は小さいが半周期のノイズも見える。このノイズは RD 信号線を真空槽側変換基板で外してもなくなり、システム側変換基板で外すと見えなくなることから、ノイズ源は両基板間のツイストペアケーブルと考えられる。ケーブルの直接接触する部分から伝送されているかどうかを調べたが、そのようなものは確認されなかった。放射ノイズだと考えると、周波数から交流電圧系に注目し、実験室中のすべての装置の電源を落としていったが全く変化はなかった。そのため、ノイズの放射源は不明である。このノイズ対策として、全ツイストペアケーブルをさらにツイストし、シールドを巻きつけ、NIM のシャングラウンドと接地したところ、ノイズは消滅した。

40 MHz ノイズ

定常的に乗っている周期 $25\ \mu\text{sec}$ のノイズ。真空槽側との接続を断つと、消失する。駆動システムと真空槽との接続を遮断した状態で、真空槽のマウント基板のグラウンドを調べるとこのノイズが見つかる。システム側にはどこにも見られないため、このノイズは真空槽側起源とわかった。異なるマウント基板 (N 型用) でも同様に見つかった。どのような機構でこのノイズが乗っているかは不明である。これはコモンモードノイズであるため、真空槽外に出す前に差動増幅回路を挟むことで取り除くことができる。

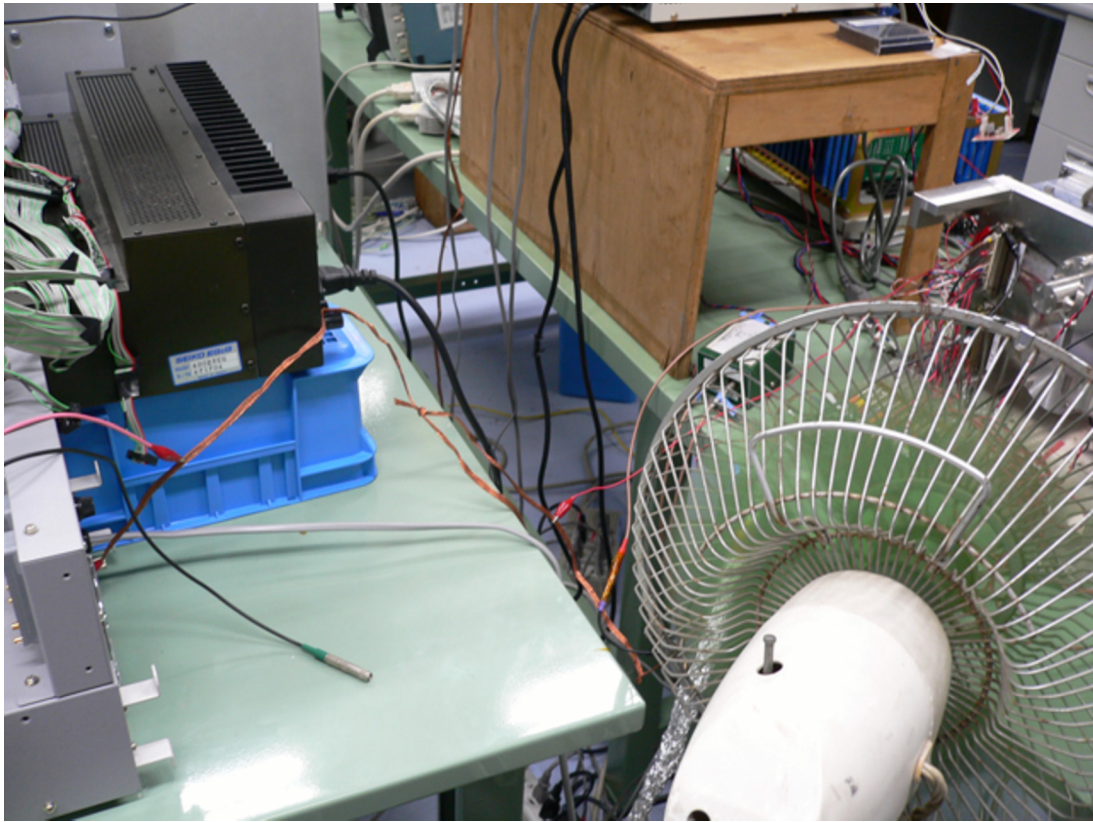


図 3.20: システム・真空槽間でのグラウンドの取り方

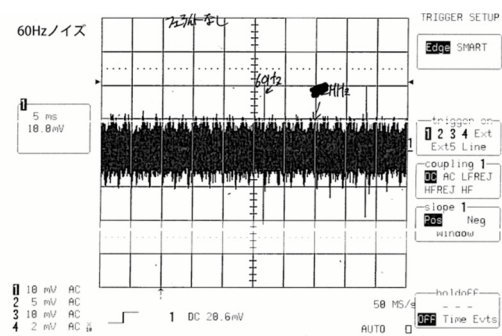


図 3.21: 定電圧 RDに見られる 60 Hz ノイズ

10 MHz ノイズ

周期 $0.1 \mu\text{sec}$ 程度で減衰する形を持つノイズ (図 3.22)。図中の中段及び下段に見えるものはこのノイズをフーリエ変換したパワースペクトルである。中でも 10 MHz 前後が一番大きく見える。フェライトを巻いても改善は見られず、原因はよくわからない。

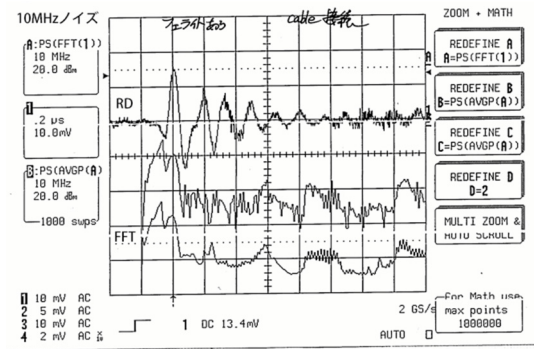


図 3.22: 定電圧 RD に見られる 10 MHz ノイズ

3.3.3 試験用 CCD を用いての試験

実際に CCD をマウントし、駆動させてイメージを取得し、駆動性能を評価する。試験用の CCD には、過去に駆動実績のある P 型 CCD P211-5AIP-2 を用いた。各クロック電圧は過去の駆動で用いられたものを参考に設定した。駆動クロック速度は縦転送 5 kHz、横転送 20 kHz とした。図 3.23 が表 3.3 の条件で取得したイメージである。CCD イメー

表 3.3: テスト CCD の駆動条件

使用 CCD	HPK P211-5AIP-2
実験環境	汎用 CCD 性能評価用真空槽
駆動システム	乾システム
クロック電圧値	
RD, OD, OG [V]	+14, +20.3, +3
PV, TG [V]	+0/ - 10
PH, SG [V]	+3/ - 7
RG [V]	+9/ - 3
使用線源	^{55}Fe (5.9 keV)
露光/転送時間	20 sec/18 sec
駆動温度	-88 °C

ジのデータは正しく読み出され、ファイル化できている。イメージには横方向への縞状の

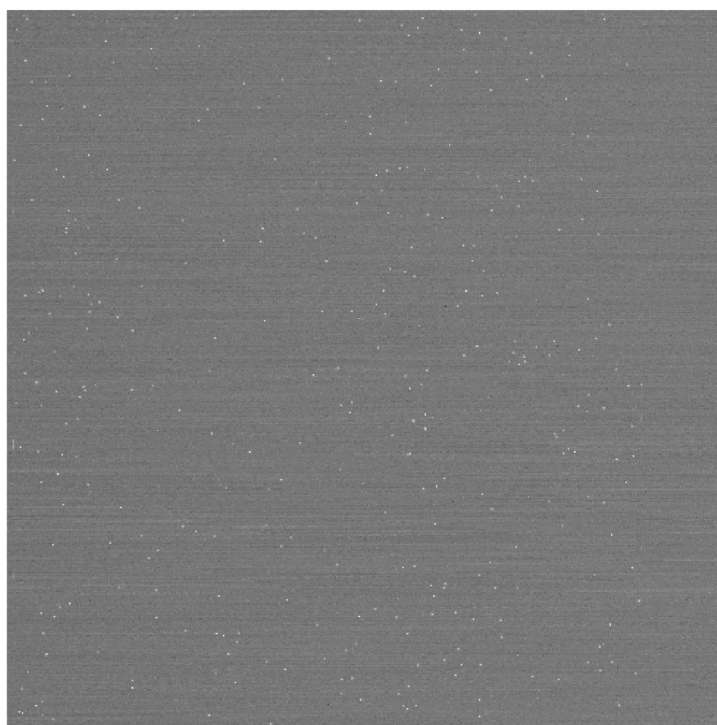


図 3.23: P211-5AIP-2 で取得した ^{55}Fe のイメージ

ノイズらしきものが多数見られた。 ^{55}Fe イベントには流れている様子は見られないため、転送不良によるものではないと考えられる。

取得した ^{55}Fe スペクトルを図 3.24 に示す。なおイベントは Grade 0 のもののみを用いている。エネルギー分解能を算出すると 846 eV で読出しノイズは 45 e^- であった。

3.4 今後の課題

- まだまだ読み出しノイズは 45 e^- と高く、改善点は多い。
- コモンモードノイズ対策としては、真空槽内に差動増幅回路を作ることで回避したい。
- 高速での読み出しはまだ行っていない。従来のシステムで達成されている 100 kHz 以上での動作を実現させる。

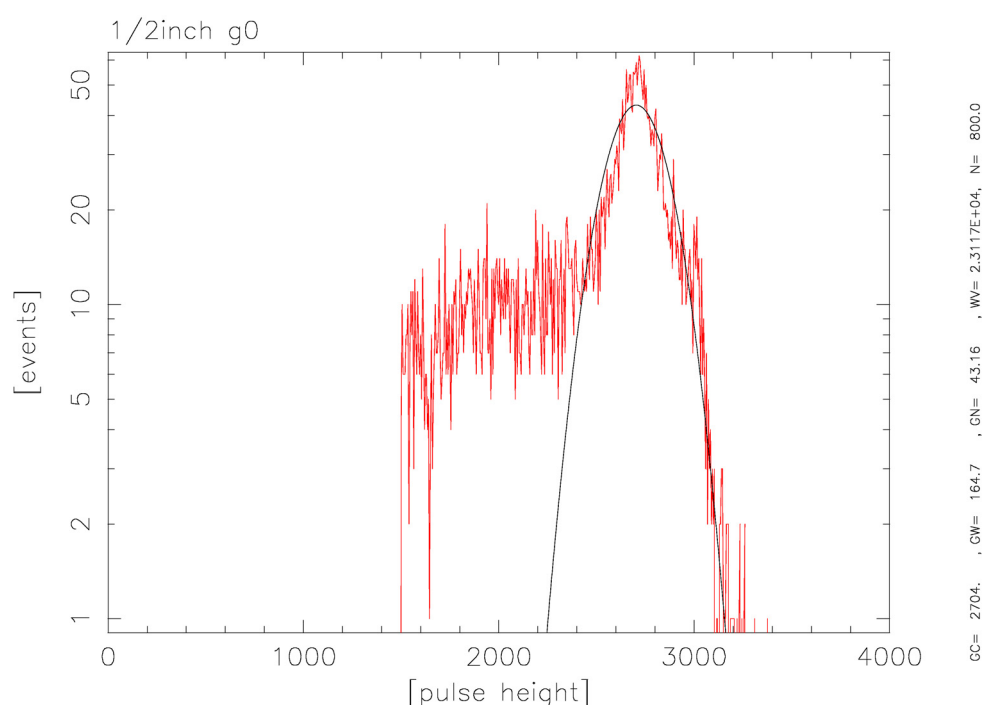


図 3.24: P211-5AIP-2 で取得した ^{55}Fe のスペクトル

第4章 透過型 CCD の性能評価

透過型 CCD として求められることは、CCD で吸収できなかった X 線をロスなく下段の検出器に通すことである。裏面のパッケージを取り除き、可能な限り中性領域を削り込むことで、余計な吸収をしないようにしている。中性領域の削りこみは「グラインド」という方法により約 $150\ \mu\text{m}$ まで削り込むことができるが、その表面状態は、目で見ても筋が確認できるほどの凹凸が存在する。この後処理として「ポリッシュ」を行うことで、表面状態は極めてよくなるが、加工過程で CCD 素子を損傷してしまうことが多く、歩留まりが悪くなる。今後大面積の CCD 素子の開発を考える上で、X 線透過率に対するグラインド面の凹凸の影響を精密に評価しなければならない。

4.1 グラインド面の顕微鏡観測

4.1.1 観測目的

グラインド面が一様でない場合、X 線透過率が場所により異なる可能性がある。本観測の目的は、CCD 裏面のグラインド削り痕を詳細観測し、削り痕の分布・深さを調べて、X 線透過率への影響を評価する。

4.1.2 SPM 観測

高分子物理学・結晶物理学研究室の星野聡孝助手にご協力いただき、走査型プローブ顕微鏡 (Shimadzu SPM-9500) を用いて、CCD のグラインド面を観測した。図 4.2 は、CCD の中心部 3 箇所を SPM で観察したイメージである。細かい凹凸が確認できるがすべて深さは $1\ \mu\text{m}$ 以下である。SPM の画像サイズは $30\ \mu\text{m} \times 30\ \mu\text{m}$ で、CCD の画素サイズ ($24\ \mu\text{m} \times 24\ \mu\text{m}$) を考えると、1 ピクセル内の凹凸を確認していることになる。3 点で大きな差は見られないが、すべて中心部であり、もう少し広視野で大きな斑や傷がないかどうかを確認する必要がある。

4.1.3 光学顕微鏡観測

当研究室のガンマ線グループに協力していただき、デジタル光学顕微鏡 (KEYENCE VHX-200) を用いて、CCD のグラインド面を観測した。図 4.3 は倍率 2000 倍でみた CCD グラインド面のイメージである。下にあるヒストグラムは図中の赤線部分の深さ分布を



図 4.1: Shimadzu SPM-9500 (高分子物理学・結晶物理学研究室)

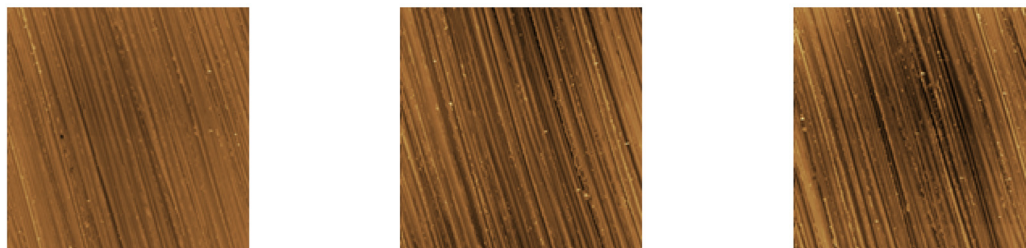


図 4.2: SPM で観測した CCD のグラインド面 ($30\ \mu\text{m} \times 30\ \mu\text{m}$)

示している。おおよそ 6×6 pixel の範囲で $1 \mu\text{m}$ 程度の高低さが見られることがわかる。CCD の厚みは $150 \mu\text{m}$ であり、ピクセル間の透過率における削り痕による誤差は $\pm 1\%$ 以下であることがわかった。

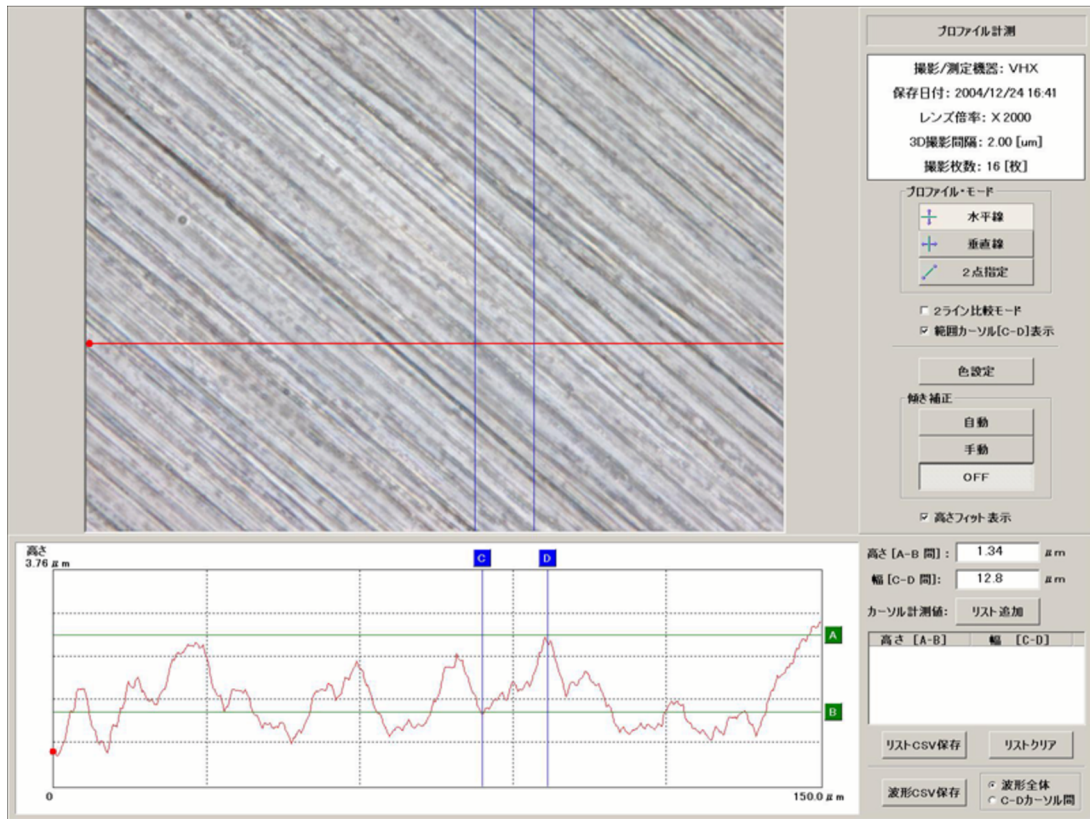


図 4.3: 光学望遠鏡 VHX-200 で観測した CCD のグラインド面と深さ分布 ($150 \mu\text{m} \times 150 \mu\text{m}$)

4.1.4 まとめ

CCD 裏面のグラインド削り痕を SPM、及び光学顕微鏡を用いて観測して以下のことがわかった。

- グラインドによる削り痕の深さは $150 \mu\text{m} \times 150 \mu\text{m}$ (6×6 pixel) の範囲では $1 \mu\text{m}$ 程度であった。
- Si ウエハの厚みから単純に透過率を考えると、ピクセル間の誤差は 1% 以下であり、グラインド痕の影響はないと考えられる。

4.2 X線長時間露光実験

4.2.1 目的

顕微鏡観測によりグラインド面の状態がわかった。しかし、実際にこの表面状態がX線透過率にどの程度影響を与えるかは、直接X線を当てて透過率を調べればよい。1 μm レベルの斑が見えるほどまで CCD 長時間X線を当て続け、X線透過率が後段の検出器にとって誤差として許される程度のものかどうかを判断する。

4.2.2 実験条件

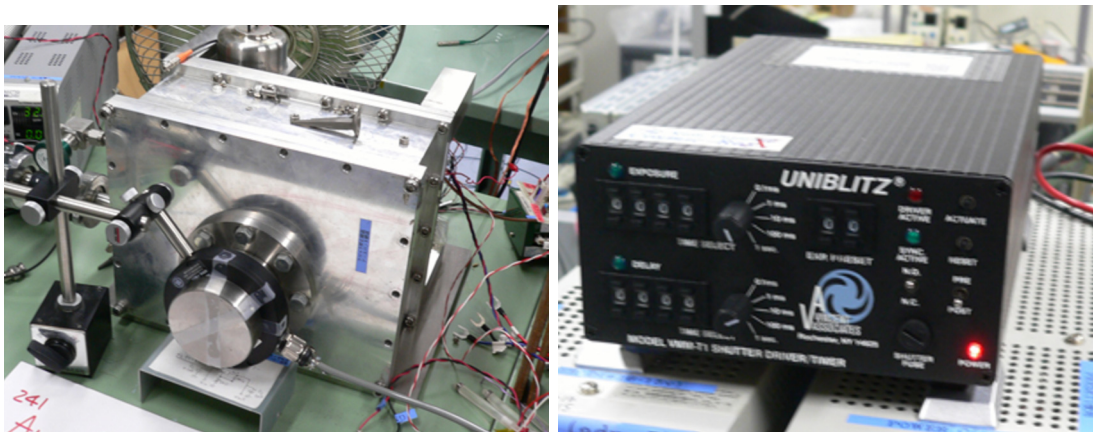


図 4.4: メカニカルシャッター (左) とシャッタードライバー (右)

CCD 駆動システムは乾システムを用い、試験環境は汎用 CCD 性能評価用真空槽で行う。使用する透過型 CCD は KF211 3-5BIKF-15、150 μm まで削り込まれている。画素サイズは 600×600 pixel である。グラインド面を見るために、X線は CCD 裏面から照射する。なお、本実験よりメカニカルシャッターを設置した (図 4.4)。シャッターの開閉は、ドライバー内蔵のタイミングを使わず、クロックジェネレータから PULSE INPUT にクロックを与えて、露光中のみ開くように制御している。また、第 3.3.2 節で示した共通モードノイズを落とすための差動増幅回路 (回路図 B.1) を真空槽内に付け加えた。図 4.5 が実際に取り付けた様子である。線源は ^{241}Am を用いる。露光中同じピクセルに 2 回以上イベントが入射したイベント、パイルアップが発生しない程度に、露光時間を調節した。表 4.1 の条件で得た ^{241}Am のイメージを図 4.6 を示す。この条件で約 24 時間 1500 フレームのデータを取得した。

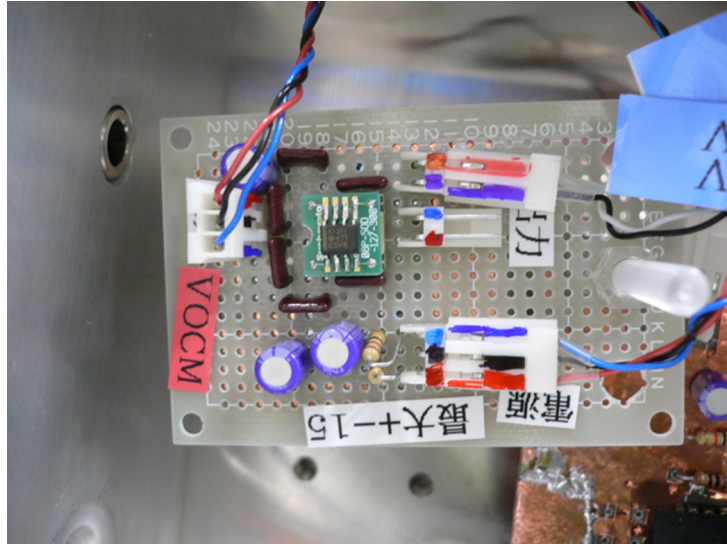


図 4.5: 真空槽内に設置した差動増幅回路

表 4.1: X線長時間露光実験駆動条件

使用 CCD	HPK KF211 3-5BIKF-15
実験環境	汎用 CCD 性能評価用真空槽
駆動システム	乾システム
クロック電圧値	
RD, OD, OG [V]	+13, +20, +2
PV, TG [V]	+3/ - 8
PH, SG [V]	+3/ - 8
RG [V]	+8/ - 3
使用線源	^{241}Am (13.9, 16.9, 17.8, 20.8 keV)
露光/転送時間	45 sec/17 sec
駆動温度	-81 °C

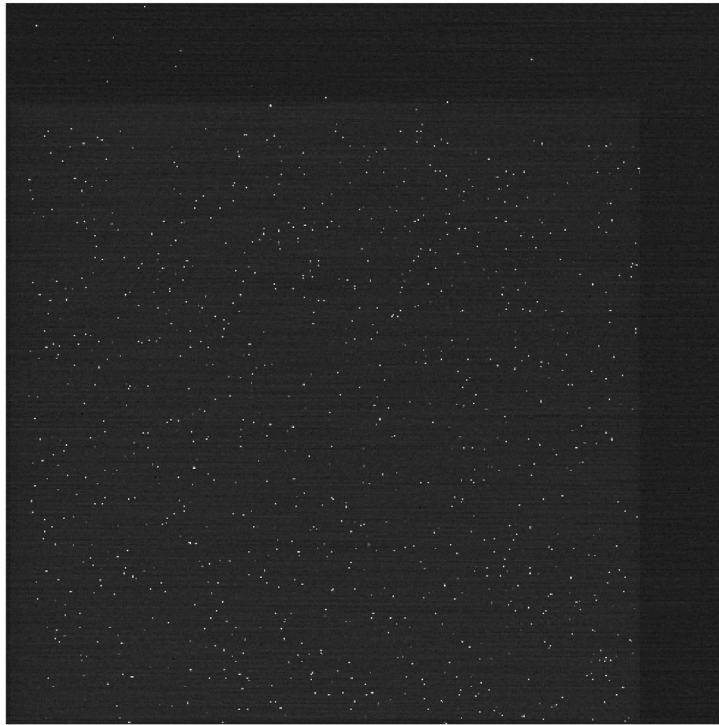


図 4.6: KF211 3-5BIKF-15 で取得した ^{241}Am のイメージ

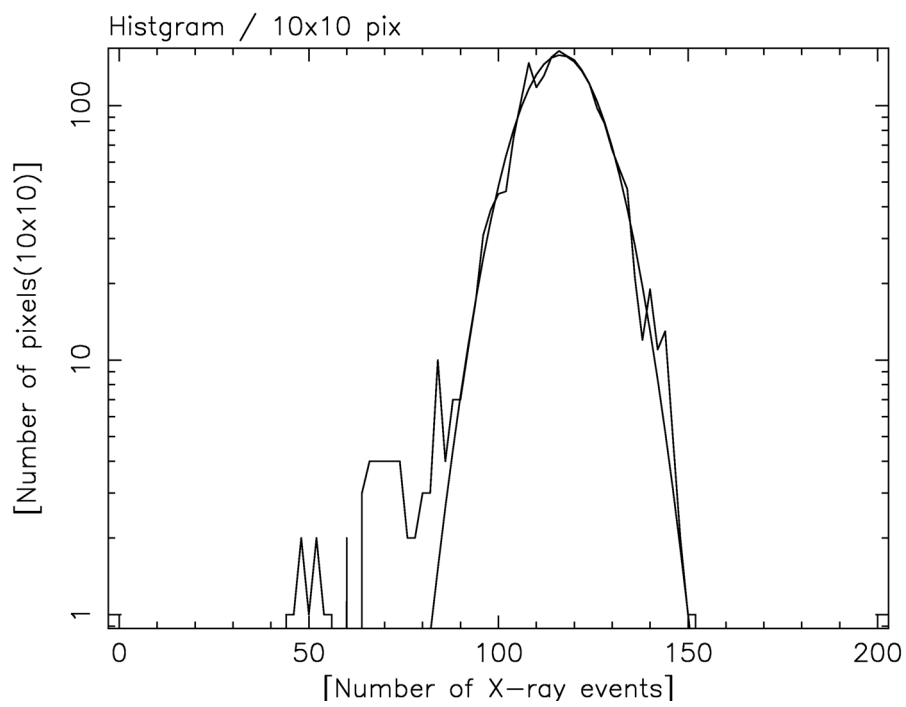


図 4.7: ^{241}Am イベントの 10×10 pixel 頻度分布

4.2.3 実験結果

図4.7が ^{241}Am イベントの 10×10 pixelごとの頻度分布を示したものである。 10×10 pixelでまとめるのは、下段のHXI(CdTe検出器)の1ピクセルのサイズに合わせるためである。各ピクセルが検出したイベント数は 116 ± 10.6 で決まり、透過率の誤差決定精度はおよそ9.1%である。

4.3 まとめ

- X線の長時間露光実験は今回統計量が不足、グラインド痕が直接的にX線透過率にどれほど影響しているかを測定するには至らなかった。
- しかし、顕微鏡による表面状態の精密観測から、グラインドによる傷はほぼ十分無視できるものと考えてよいと考えられる。

第5章 N型CCDの性能評価

5.1 表面照射型試験

CCD を出来る限り低ノイズで駆動するためには、暗電流を抑えられる低温での動作が望ましい。また、界面付近に PIN された電荷に起因する spurious charge の発生を抑えるため、縦横転送の正電圧 (PV+,PH+) を PINNING が起きないレベルで運用する方法が考えられた。本試験ではまず、N 型 CCD の低温での低ノイズ駆動試験を行った。その結果、spurious charge の発生は抑えることができたが、エネルギー分解能はあまり改善されておらず、大きな要因は電荷転送非効率 (CTI) であることがわかった。第 2.4.2 節で述べたとおり、CTI の原因は様々だが、トラップ準位による電荷捕獲・再放出の可能性が高い。そこで、私は「Fat Zero」という手法を用いてトラップ準位による影響を減らし、駆動性能の変化を調べた。以下では、一連の実験の結果を示すとともに、今後の課題についてまとめる。

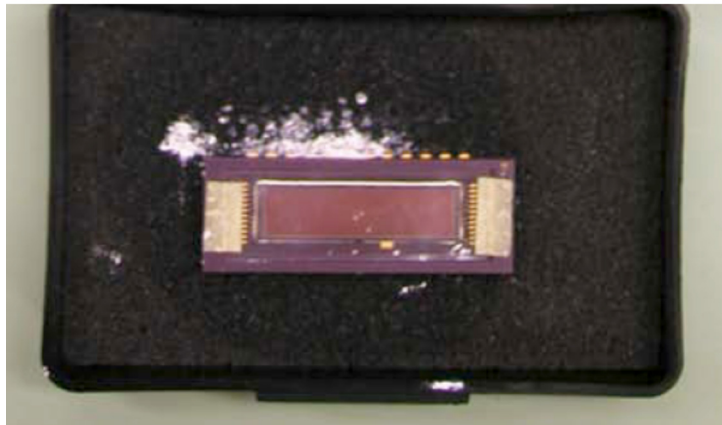


図 5.1: 試験に用いた CCD Pch8A-7-4

なお、一連の実験の CCD 駆動システムはすべて高木システムを用いた。但し、本試験では、シャッターは実装されていない。使用する CCD は Pch8A-7-4、予想空乏層厚は $260\ \mu\text{m}$ で、画素サイズは $1024 \times 512\ \text{pixel}$ である。

5.1.1 低温駆動試験

CCD 駆動電圧の最適化

今回駆動に用いるクロックは、spurious chargeを抑えるため、縦転送・横転送の正電圧(PV+,PH+)をフェルミレベルのPINNINGを起こさない程度までのレベルで設定する必要がある。過去の駆動電圧をスタートポイントとして、 ^{109}Cd を当ててイベントの広がりを確認しながら、2003年高木修士論文[1]を参考に最適電圧の探索を行った。最終決定電圧は表5.1に示す。このとき得られた ^{109}Cd のイメージが図5.2である。

表 5.1: 低温最適電圧時の駆動条件

使用 CCD	HPK Pch8A-7-4
実験環境	汎用 CCD 性能評価用真空槽
駆動システム	高木システム
クロック電圧値	
RD,OD,OG [V]	-12, -20, -3
PV, TG [V]	-11/ +0
PH, SG [V]	-12/ +0
RG [V]	-6/ +4
使用線源	^{109}Cd (22.1 keV)
露光/転送時間	10 sec/12 sec
駆動温度	-80 °C

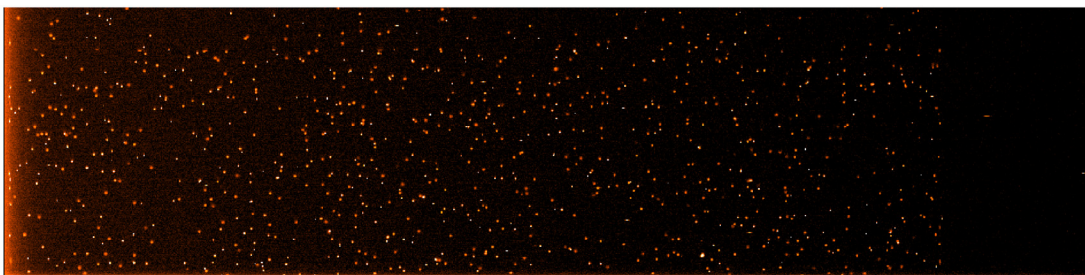


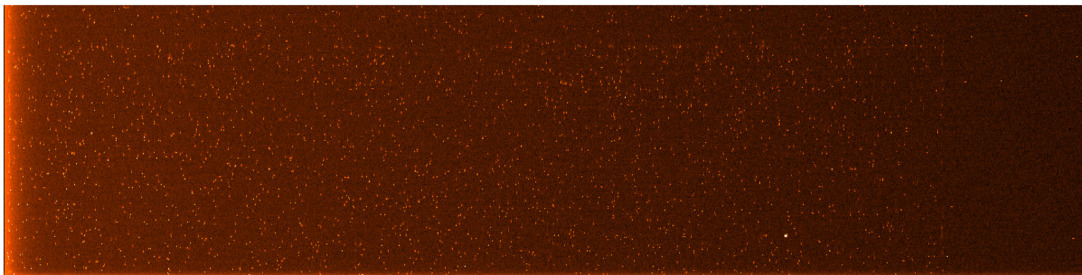
図 5.2: Pch8A-7-4 で取得した最適電圧時の ^{109}Cd のイメージ

ノイズの評価

図5.3は表5.2の条件で取得した ^{55}Fe のCCDイメージである。VOC,HOCとActive領域でダークレベルに大きな差はなく、暗電流もspurious charge量も小さいと考えられる。

表 5.2: 低温駆動試験の実験条件

使用 CCD	HPK Pch8A-7-4
実験環境	汎用 CCD 性能評価用真空槽
駆動システム	高木システム
クロック電圧値	
RD, OD, OG [V]	-12, -20, -3
PV, TG [V]	-11/ + 0
PH, SG [V]	-12/ + 0
RG [V]	-6/ + 4
使用線源	^{55}Fe (5.9 keV)
露光/転送時間	10 sec/12 sec
駆動温度	-81 °C

図 5.3: Pch8A-7-4 で取得した -81 °Cにおける ^{55}Fe のイメージ

エネルギー分解能の評価

図 5.4はこのときの ^{55}Fe のスペクトルである。スペクトルはフィッティング法を用いて作成した。ほとんどのイベントが1ピクセルに収まるシングルピクセルイベント(グレード法におけるGrade 0)だった。エネルギー分解能は3.3 keVで $\text{K}\beta$ ラインは分解できていない。なお、読み出しノイズは 63 e^- であった。

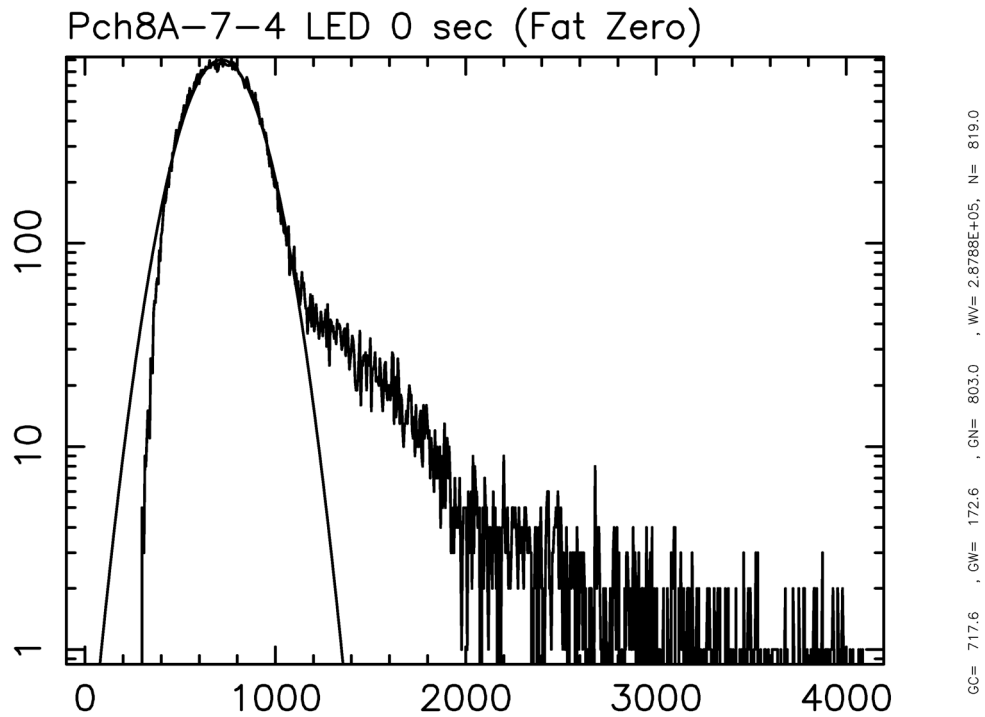


図 5.4: Pch8A-7-4 で取得した $-81\text{ }^\circ\text{C}$ における ^{55}Fe のスペクトル

電荷転送非効率の評価

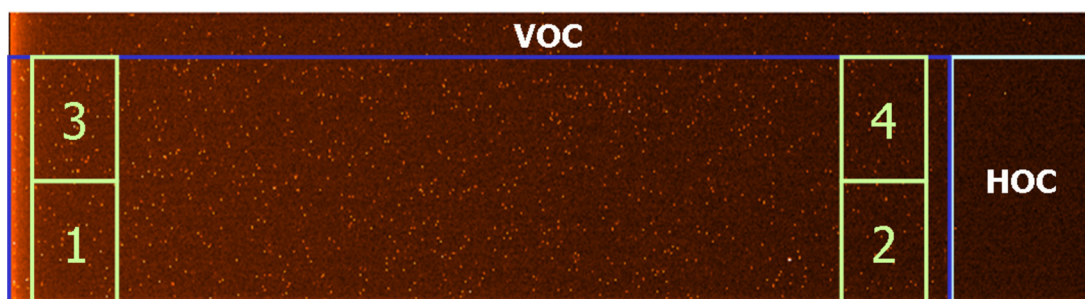


図 5.5: CTIを求める上で使用したイメージ区分

電荷転送非効率 (CTI) は第 2.5.2 節で述べたとおり、4つの領域を用意してそれぞれの領域におけるスペクトルを作り、中心波高値の変化を見ることで行う。今回は図 5.5 のように 50×100 pixel の領域を 4 つ作り、CTI を算出した。以降、横方向 CTI は 1 と 2 の領域、縦転送 CTI は 1 と 3 の領域から算出したものを用い、それぞれ $5.2 \times 10^{-4}/\text{transfer}$, $6.4 \times 10^{-4}/\text{transfer}$ であった。これは従来の P 型 CCD よりも一桁近く悪い。

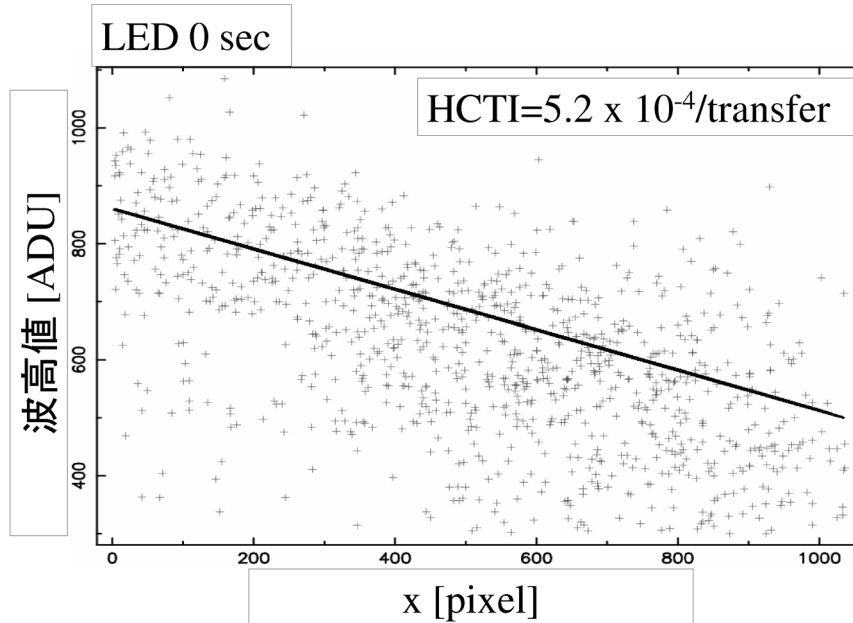


図 5.6: Grade 0 イベントの横方向波高値分布

図 5.6, 5.7 は Grade 0 イベントの、横、縦方向での波高値分布である。図中の実線は、それぞれスペクトルから割り出した横・縦方向 CTI を示す。

低温駆動試験のまとめ

- N 型 CCD の低温駆動試験を行い、縦横転送の正電圧を PIN させないレベルで抑えることで、spurious charge の発生が抑えられることを確認した。
- ノイズは落ちている一方エネルギー分解能は向上しなかった。
- CTI が極めて高く、これが致命的にエネルギー分解能を悪くしていると考えられる。

5.1.2 Fat Zero 試験

目的

低温駆動でエネルギー分解能を悪化させているものが電荷転送非効率であることはわかった。転送時に電荷を失う要因というものは様々だが、特に低温で効率が悪化すること

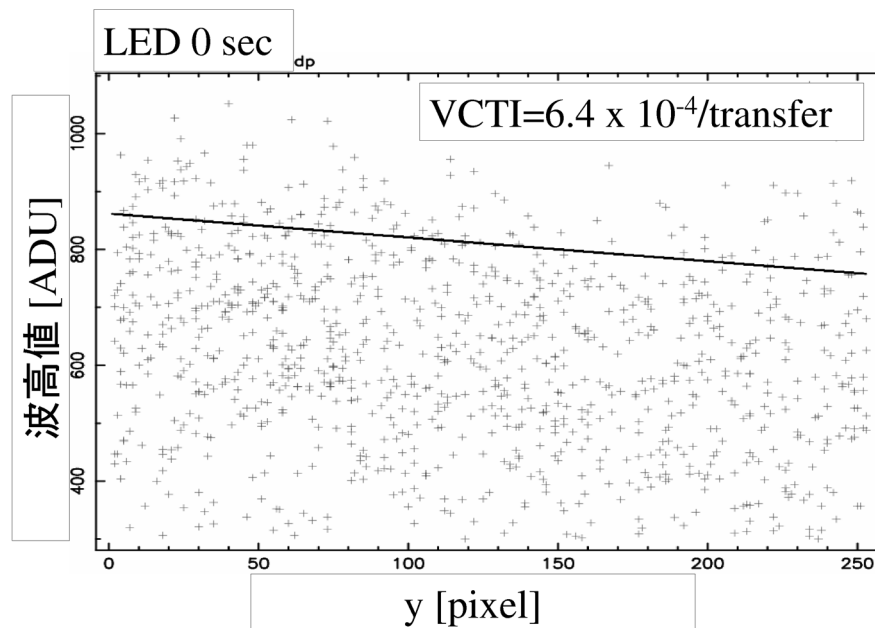


図 5.7: Grade 0 イベントの縦方向波高値分布

からトラップによる電荷捕獲・再放出によるものである可能性が高い。本試験は真にトラップによる影響かどうかを確かめるため、「Fat Zero」という手法を用いて検証を行う。

Fat Zero とは

「Fat Zero」は信号電荷量を一定量増やし、トラップ準位をすべて埋め尽くすことでその影響を無視できるようにする手法である。具体的には CCD 全面に一定量の可視光をあてることで信号電荷を増加させる。可視光の照射量を変え、X線イベントの波高値分布と CTI がどのように変化するか調べる。

LED の導入

CCD に当てる光として真空槽内に赤色 LED ランプを設置し、クロックジェネレータの出力を用いて、露光中の一定時間、点灯させる形式をとった。簡略な LED 発光量調節回路を作成し、真空槽の Dsub37 コネクタに追加した (図 5.8)。光量は 6 秒間照射しても出力が飽和しない程度に調整した。Fat Zero 実験中はクロックにより LED を 1 回 2 秒光らせるようにしてあり、最大 3 回 (6 秒) まで点灯させることとする。

イメージと ^{55}Fe スペクトル

図 5.9 は表 5.3 の条件で取得した、LED を 6 秒照射したイメージである。Active 領域の境界が異常に明るいのは、この CCD が X 線仕様であり、境界部分にアルミの遮光構造が

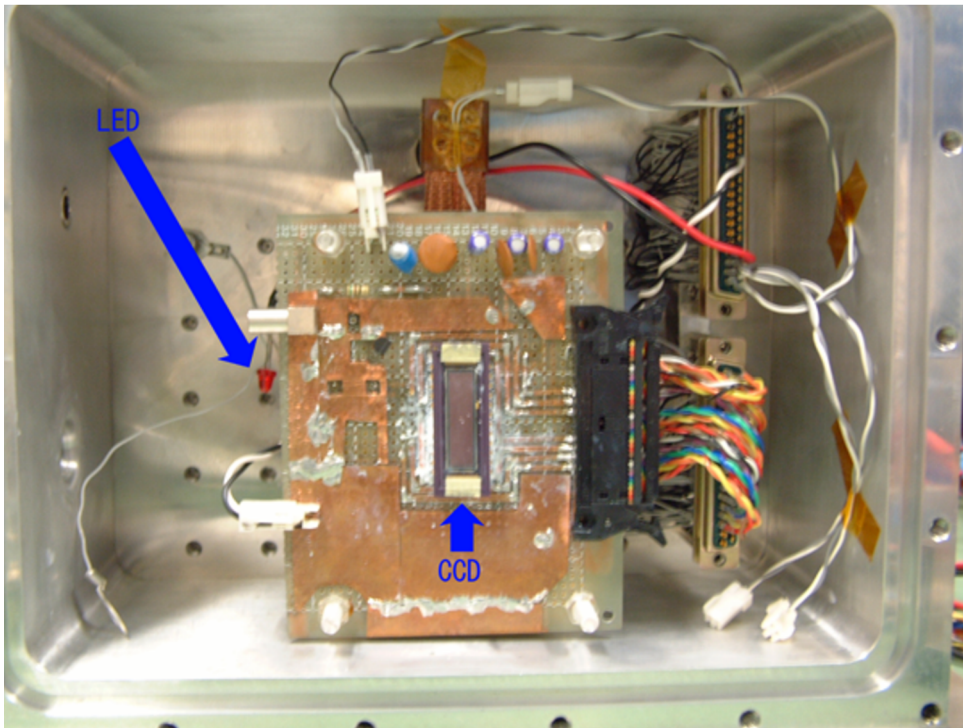


図 5.8: 真空槽内の様子

表 5.3: LED6 秒照射の実験条件

使用 CCD	HPK Pch8A-7-4
実験環境	汎用 CCD 性能評価用真空槽
駆動システム	高木システム
クロック電圧値	
RD, OD, OG [V]	-12, -20, -3
PV, TG [V]	-11/ + 0
PH, SG [V]	-12/ + 0
RG [V]	-6/ + 4
使用線源	^{55}Fe (5.9 keV)
露光/転送時間	10 sec/12 sec
LED 照射時間	6 sec
駆動温度	-89 °C

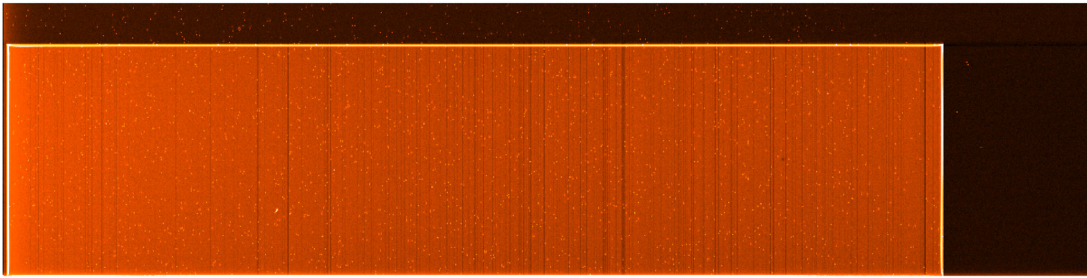


図 5.9: Pch8A-7-4 で取得した LED6 秒照射条件での ^{55}Fe のイメージ

ないためである。

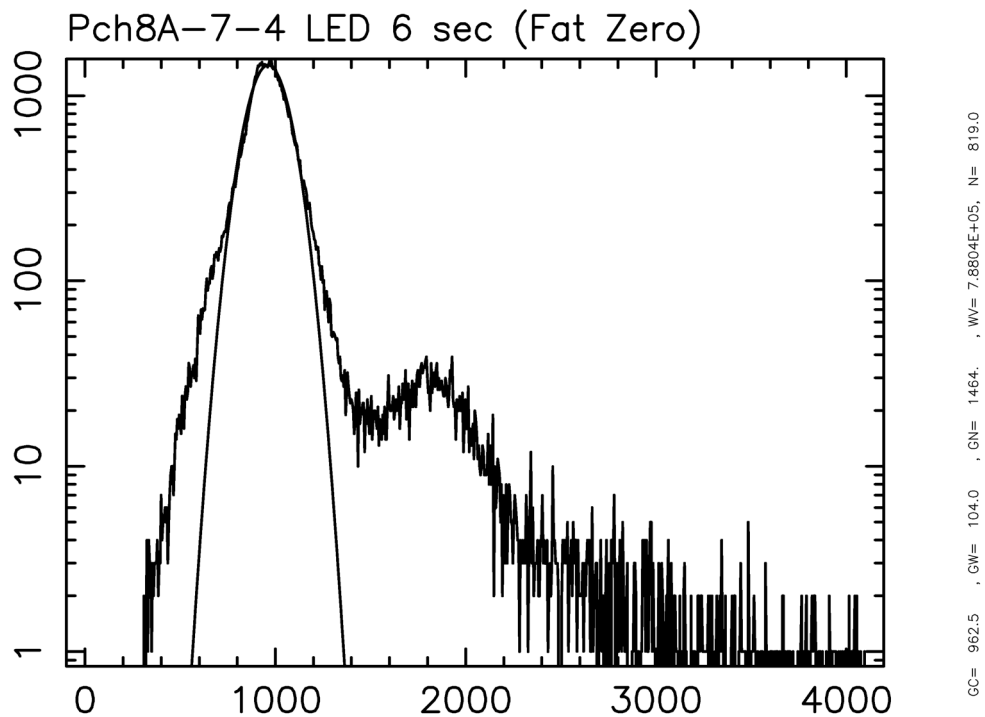


図 5.10: Pch8A-7-4 で取得した LED6 秒照射条件での ^{55}Fe のスペクトル

図 5.10 がこのときのスペクトルである。明らかにエネルギー分解能は向上しているように見える。但し、1800 チャンネル付近に見えるピークはエネルギー的に $K\beta$ のラインではなく、パイルアップイベントと考えられる。エネルギー分解能は 1.5 keV、読み出しノイズは 42 e^- であった。LED の照射時間を 4 秒、2 秒と変えたときと LED 照射前のエネルギー分解能、読み出しノイズを表 5.4 にまとめる。入光量は暗電流の算出方法と同様に Active 領域と HOC 領域における平均ダークレベルの差を求め、電子単位に換算している。エネルギー分解能・読み出しノイズはともに 2 秒以上は変化がないが、照射前後で比較すれば、照射により大きく改善されることがわかった。

表 5.4: LED 照射によるエネルギー分解能と読み出しノイズの変化

LED 照射時間 (sec)	入光量 (ACTIVE-HOC) (e^-)	ΔE (keV)	Readout noise (e^-)
0	45	3.3	63
2	331	1.5	42
4	594	1.5	44
6	874	1.5	44

電荷転送非効率

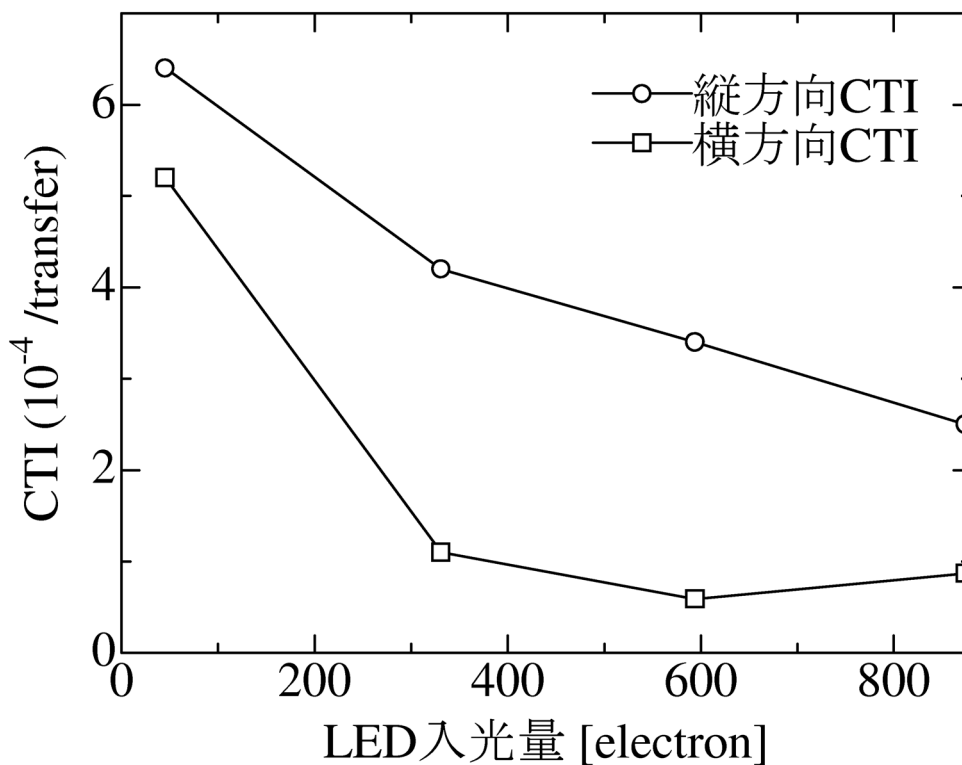


図 5.11: LED 照射による CTI の変化

低温駆動実験のときと同様に CTI を算出した。図 5.11 は照射光量と縦・横転送 CTI についてまとめたものである。CTI は Fat Zero により大きく改善され、トラップ準位に起因するものであることが確認された。

捕獲電荷の再放出時間の見積り

ここで、Fat Zero 前のデータからトラップに捕獲された電荷の再放出時間を見積もる。表 5.5 は、検出されたイベント中心と周囲の波高値分布である。読み出し口は左下方向に

あり、縦転送は上から下、横転送は右から左へ行われる。縦方向には明らかに電荷を落としている様子が見られる一方、横方向には兆候は見られない。しかし、横転送 CTI は悪いことを考慮すると、横転送時間 ($\sim 80 \mu\text{sec}$) より長い時間スケールで再放出が行われていると考えられる。

表 5.5: LED 照射前のイベント周囲 5×5 の平均波高値分布 (ADU)

13.1	14.5	34.7	14.6	13.8
13.2	14.5	94.5	15.1	14.0
13.4	27.5	544.7	27.7	15.2
13.0	10.7	34.3	10.7	12.9
13.7	12.8	13.2	13.2	13.2

次に縦方向の波高値分布をグラフ化してしてみる (図 5.12)。読み出し口に近いほうの分布をイベントが固有で持つ広がりであると考え、遠い側の分布から近い側の分布を差し引いて残ったものが、そのピクセルで再放出された電荷量と考えられる。

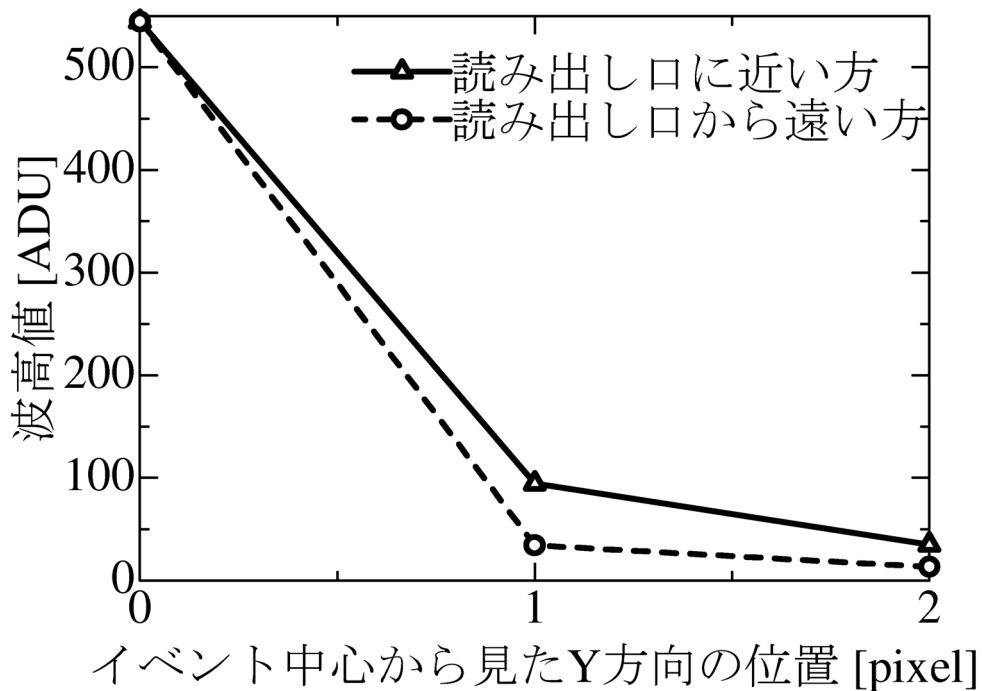


図 5.12: イベント中心周囲の平均波高値の縦方向分布

これをグラフにプロットし、指数関数でフィットした結果が図 5.13 である。この結果から、電荷の再放出される時間スケールは縦転送 1 回分 (0.4 msec) 程度と見積もられた。

しかし、LED を当てたときのイベント周辺の波高値分布 (表 5.6) も、当てなかったときと同様、横方向へは流れている様子はなく、縦方向へは明らかに尾を引いていた。これは

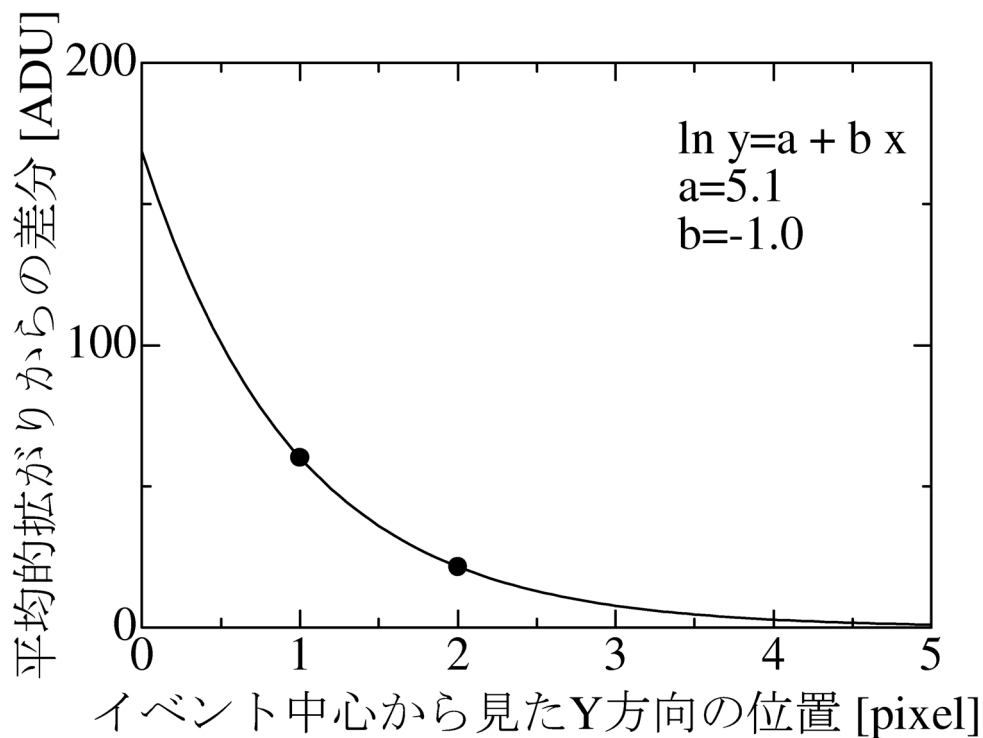


図 5.13: 再放出電荷量の分布

本実験では転送中にシャッターを用いていないため、転送中に入射したイベントまで平均化してしまうために起きている可能性がある。

表 5.6: LED を 6 秒照射したときのイベント周囲 5×5 の平均波高値分布 (ADU)

6.9	7.9	26.1	8.3	7.0
6.3	8.9	94.6	9.3	6.5
6.0	35.2	665.0	34.4	6.3
6.7	5.5	43.2	5.7	6.8
7.5	7.3	6.6	7.2	7.2

Fat Zero 試験のまとめ

- 「Fat Zero」により、低温での CTI・エネルギー分解能・読み出しノイズは改善されることがわかった。
- このことから、N型 CCD における転送時の電荷損失の主要因はウエハ中のトラップ準位であると結論付ける。
- トラップは照射光量 $331 e^-$ 程度ですべて埋めることが出来る。

- 電荷の再放出時間は横転送時間 (80 μsec) よりは十分に長く、縦転送時間 (0.4 msec) 程度と見積もられた。

5.1.3 今後の課題

Spurious charge を抑えた低温駆動には成功したが、電荷転送効率が非常に悪かった。Fat Zero 試験から、エネルギー分解能の向上には電荷転送効率の改善は不可欠であり、そのためには根本的なウエハ中のトラップ除去が必要であることがわかった。「イオン注入ゲッターリング法」や良質のウエハを用いるなど、素子製作段階での努力が必要である。

5.2 裏面照射型試験

N 型 CCD の大空乏層厚の利点は、検出効率の向上のみならず、背面の中性領域を完全に除いた完全空乏型にできる点である。今回試験を行う Pch9-17-02 は CCD 厚 200 μm 、予想空乏層 200 μm の想定上完全空乏の裏面照射型 CCD である。裏面照射型 N 型 CCD を京都大学で駆動するのは初めてである。本試験の目的は、この裏面照射型 N 型 CCD をバックバイアス駆動させて各性能を評価することである。

5.2.1 実験条件

本試験は駆動システムとして乾システム、実験環境は汎用 CCD 性能評価用真空槽を用いた。但し、シャッターは設置していない。線源には 3 つのピークを持つ ^{241}Am を選んだ。バックバイアスは転送中、蓄積中ともに 5 V 印加した。

表 5.7: 裏面照射型試験駆動条件

使用 CCD	HPK Pch9-17-02
実験環境	汎用 CCD 性能評価用真空槽
駆動システム	乾システム
クロック電圧値	
RD, OD, OG [V]	-12, -20, -3
PV, TG [V]	-6/ +1
PH, SG [V]	-6/ +1, -6/ +5
RG [V]	-6/ +4
BackBias	5 V
使用線源	^{241}Am (13.9, 16.9, 17.8, 20.8 keV)
露光/転送時間	10 sec/17 sec
駆動温度	-113 $^{\circ}\text{C}$

5.2.2 実験結果

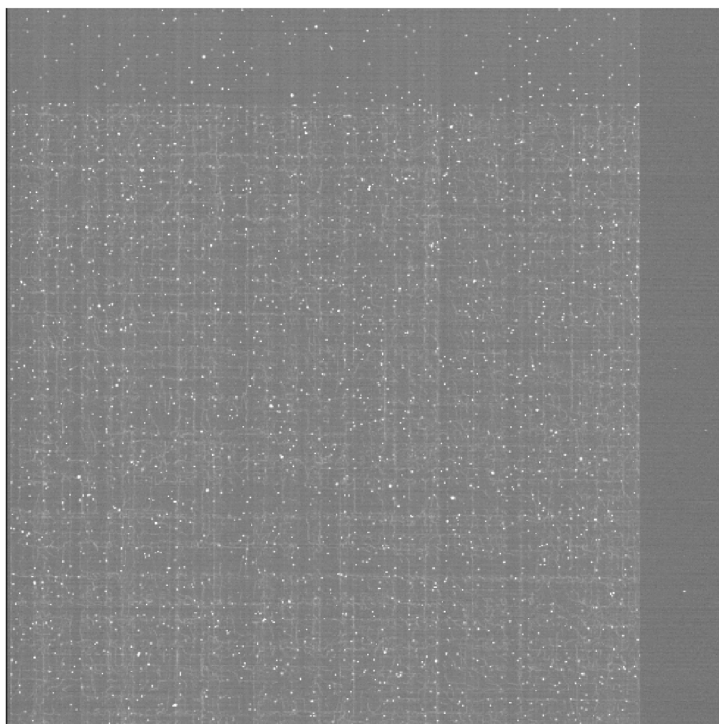


図 5.14: Pch9-17-02 で取得したバックバイアス 5 V での ^{241}Am のイメージ

取得したイメージを図 5.14 に示す。駆動条件は低温にも関わらず、Active と VOC 領域を見ると暗電流は結構高いように考えられる。冷却が不完全である可能性も考えられる。

図 5.15 は Pch9-17-02、バックバイアス 5 V で得られた ^{241}Am のスペクトルである。透過型 P 型 CCD の X 線長時間露光実験でとった同じ ^{241}Am のスペクトルを図 5.16 に示し、比較してみる。なお、いずれのスペクトルも Grade 0, 2, 3, 4, 6 のイベントを用いている。N 型では 16.9 keV と 17.8 keV は分解できていないが、P 型に比べて検出効率は高くなっていることがわかる。

それぞれの CCD におけるエネルギー分解能 ΔE 、暗電流量、読出ノイズを算出し、表 5.8 にまとめる。

表 5.8: P 型 CCD と N 型 CCD の性能比較

CCD	ΔE [keV]	暗電流 [$e^-/\text{sec}/\text{pix}$]	読出ノイズ [e^-]
Pch9-17-02	2.2	6	82
KF211 3-5BIKF-15	0.78	1.7	57

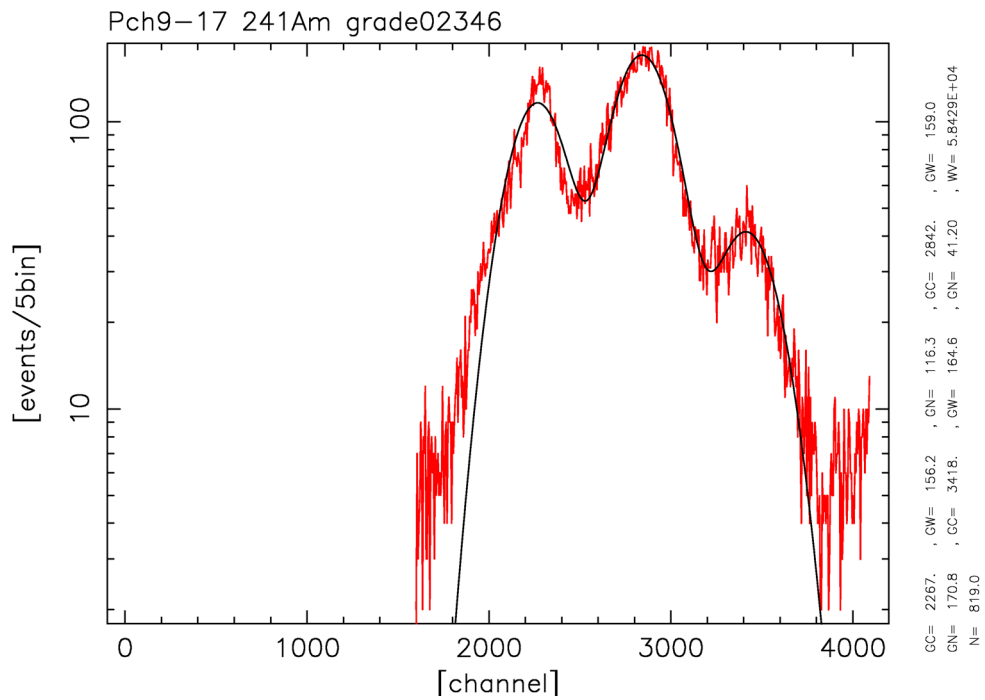


図 5.15: Pch9-17-02 で取得したバックバイアス 5 V での ^{241}Am のスペクトル

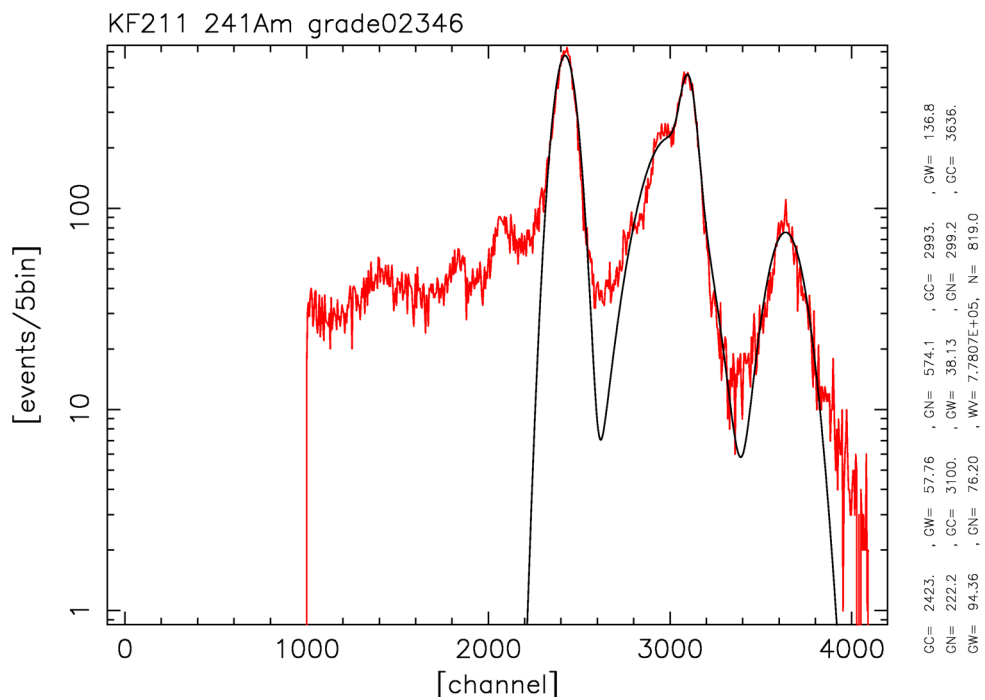


図 5.16: KF211 3-5BIKF-15 で取得した ^{241}Am のスペクトル

5.2.3 まとめ

- 裏面照射型 N 型 CCD をバックバイアス 5 V をかけて駆動し、イメージを取得、スペクトルを作成した。温度計では十分冷えているのに暗電流が高く、冷却が不完全な可能性もある。エネルギー分解能はよくないが、P 型 CCD に比べて高エネルギー側のイベント検出率は高く、空乏層は十分に厚いことがわかった。
- 今後、低エネルギーの ^{55}Fe を加えて空乏層厚の測定をし、完全空乏が達成されているかどうかを評価する必要がある。
- 併せて、バックバイアス印加電圧を変更し、性能の変化を調べることも今後の課題である。

第6章 まとめと今後の課題

本論文では次期 X 線天文衛星に向け開発している「透過型 CCD」「N 型 CCD」という 2 つの流れそれぞれについての現状と今後に向けての課題を報告するものである。

1. 透過型 CCD の削りこみ痕の評価透過型 CCD の裏面中性領域の削りこみによりできたグランド痕を SPM、光学望遠鏡を用いて観測し、その深さが $1\ \mu\text{m}$ 程度であることを確認した。X 線での透過率評価は統計的になされてはいないが、致命的な感度ムラはないと考えられる。
2. N 型 CCD の性能評価「Fat Zero」実験により、N 型 CCD の電荷転送非効率性がウエハ中のトラップ準位に起因するものであることを突き止めた。電荷転送効率の改善はエネルギー分解能の向上には不可欠であり、トラップ対策が必要であることがわかった。また、完全空乏の裏面照射型 CCD を開発し、その性能評価を行った。今後は空乏層厚測定などを行い、完全空乏を実証すること、バックバイアス電圧を変更し各性能の変化を見ていくことが挙げられる。
3. 新 CCD 駆動システムの開発 FPGA による最速 $1\ \text{MHz}$ の高速完全同期の CCD 駆動システムを開発した。実際の CCD 駆動に用いた速度は $40\ \text{kHz}$ と低速だが、今後、高速での動作にも挑戦していく。また、これまでも課題だった読出しノイズの問題は、本システムでも未解決である。今後も各ノイズの諸源を追究し除去に努めていく。

付 録 A 乾システム制御コマンド類

A.1 writecommem

Usage

```
% writecommem
```

Description

コマンドメモリに 128 のパイプラインを書き込む。

A.2 writepatmem

Usage

```
% writepatmem -p [POLAR]
```

Description

パターンメモリにパターン情報を書き込む。

-p POLAR を 1 に指定すると、書き込むビットパターンがすべて反転する (オプション省略時の POLAR は 0)。

A.3 writeparammem

Usage

```
% writeparammem
```

Description

パラメータメモリにクロック速度・繰り返し回数を書き込む。

A.4 setvoltage

Usage

```
% setvoltage [LEVEL] [VOLTAGE] ... [VOLTAGE]
```

Description

クロックモジュール、定電圧モジュールの電圧を設定する。引数はすべて必須。

LEVEL 変更先の DAC のレベル番号。0 から 3 で指定。

VOLTAGE 必ず 18 個指定する。設定したい電圧レベルを 0-255 で指定。

Example

```
#!/bin/tcsh
#voltage setting for P-type operation using Green Ch. 'biasset_p.csh'
#clock voltage = x19 (approximately)
# DC voltage = x9.8
#
#      port ch04 03 02 01 08 07 06 05 12 11 10 09 16 15 14 13 DC5 DC1
./setvoltage 0 0 0 0 0 57 152 152 152 0 0 0 152 0 0 152 152 0 137
#sleep 1
./setvoltage 1 0 0 0 0 171 57 57 57 66 0 0 57 0 0 57 57 0 196
#sleep 1
./setvoltage 2 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 19
#sleep 1
./setvoltage 3 0 0 0 0 0 0 0 0 66 0 0 170 0 0 170 170 0 0
./setadcmode -c 2
#/setadcmode -c 1
#/setadcmode -c 0
```

A.5 setadcmode

Usage

```
% setadcmode -m [MODE] -r [REF] -c [CHANNEL] -s [SEQ] -o [OUTPUT]
```

Description

ADC の動作モードを設定する。省略時はすべて 0。

-m サンプリングモードを指定。(0:CCD モード,1:CIS モード)

-r リファレンス方法を指定。(0:1V 内部リファレンス,1:1.5V 内部リファレンス,2:外部リファレンス)

- c サンプリングポートを指定。(0:Red,1:Green,2:Blue)
- s マルチプレクサ切り替えシーケンス。(0:R-G-B,1:B-G-R)
- o パラレルデータ出力モードを指定。(0:ノーマル出力,1:バイト出力)

A.6 setadcgain

Usage

```
% setadcgain -c [CHANNEL] -g [GAIN] -o [OFFSET]
```

Description

ADCのプログラマブル・ゲイン・アンプのゲイン及びオフセットを設定する。

- c 変更したいポートを指定。省略時は1。(0:Red,1:Green,2:Blue)
- g ゲインを0-31で指定。省略時は0。(0:×1,31:×4.4)
- o オフセット量を0-1023で指定。省略時は512。(0: -400mV,512:0mV,1023:+400mV)

A.7 startseq

Usage

```
% startseq
```

Description

パターン出力シーケンスを開始する。

A.8 resetseq

Usage

```
% resetseq
```

Description

パターン出力シーケンスを停止する。電圧設定は保持されているので注意。

A.9 quicklook

Usage

```
% quicklook -x [XSIZE] -y [YSIZE] -f [FRAME] -a [DELAY] -d [QL_MEM] -i [INSTRU]
```

Description

データ取得兼 Quicklook プログラム。

-x 必須。イメージの XSIZE を指定。

-y 必須。イメージの YSIZE を指定。

-f 取得イメージの枚数を指定。省略時 0。

-a ADC の遅延時間を指定。省略時 8。

-d ds9 に読み込ませるデータの取得方法を選択。省略時 0。(0:fits file,1:memory)

-i 使用している CCD 名。

付録B 回路図

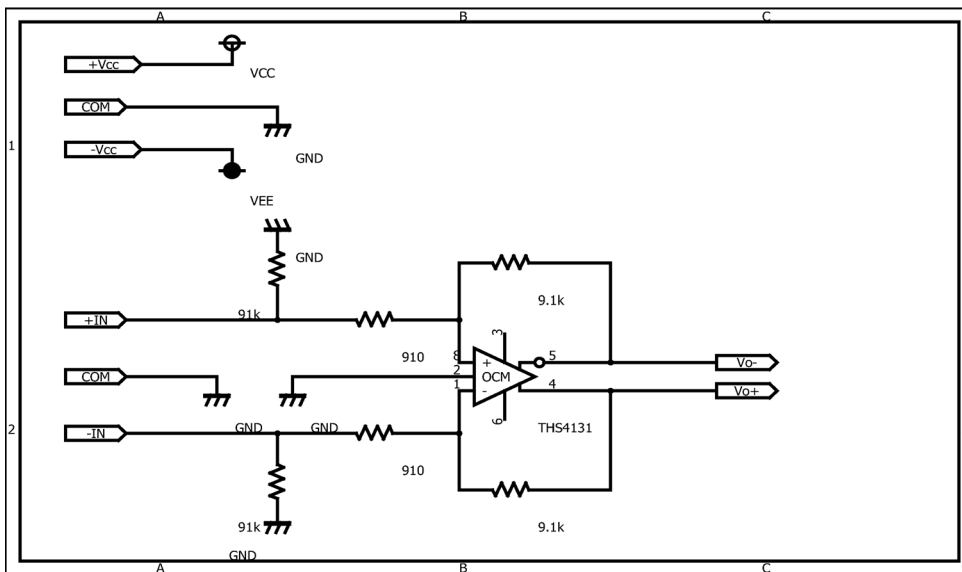


図 B.1: 差動増幅回路図

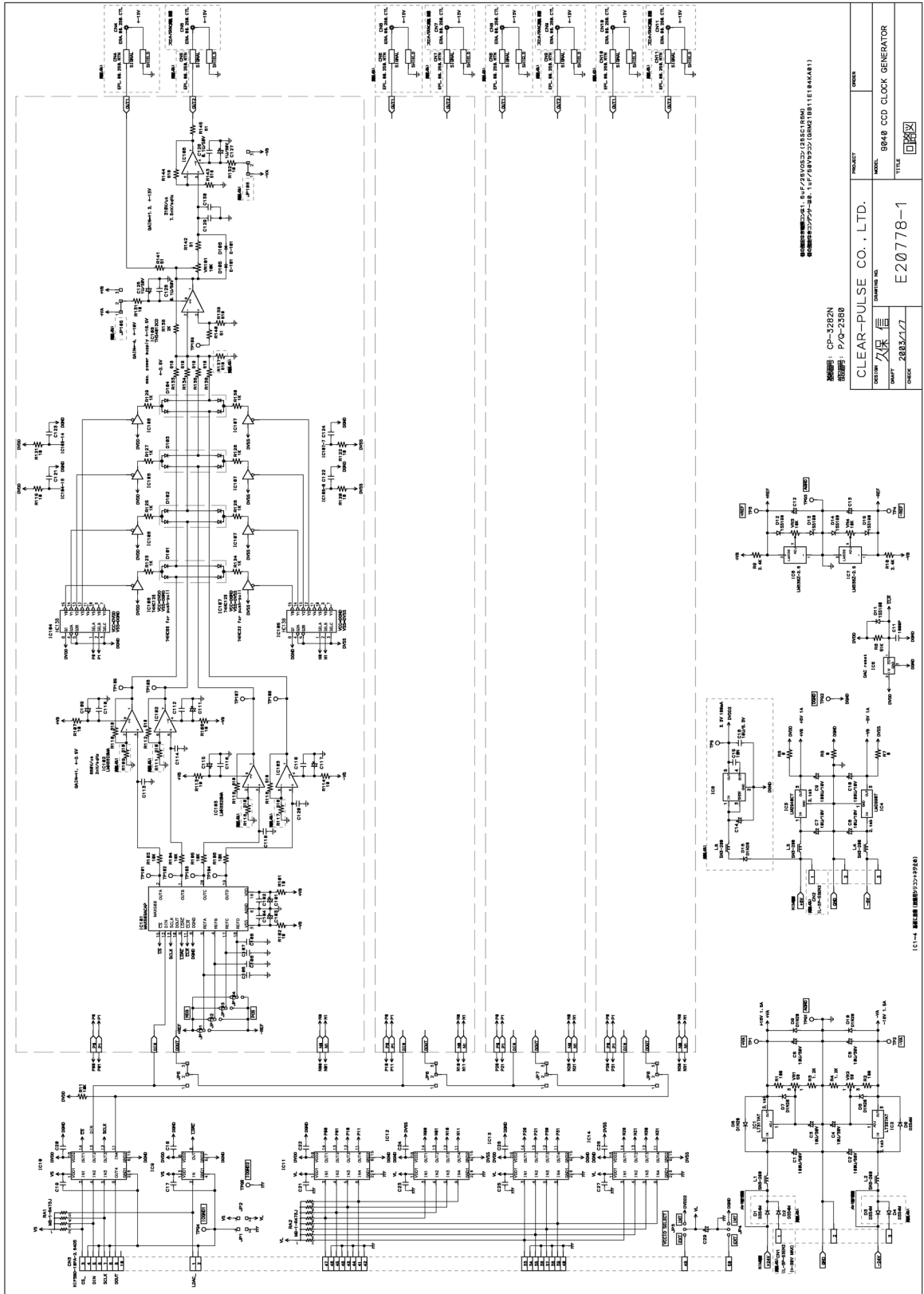


図 B.2: クロックジェネレータモジュールの回路図

謝辞

本論文を書き上げるにあたり、多くの方々のご指導、ご協力を賜りました。ここに深く御礼申し上げます。

小山勝二教授には研究そのものへの指導を含め、研究者としての心構え・態度を指導していただきました。鶴剛助教授には CCD の初歩の初歩から熱く語って、教えてくださいました。夜遅くまで実験にも付き合ってくださいました。本当にありがとうございます。松本浩典助手には、研究室に入ったばかりの右も左もわからないころから、親切でかつ厳しく、そして納得がいく指摘をしていただき、無事学術論文をまとめることができました。そして私事ながらご結婚おめでとうございます。

そして、この CCD 研究開発は国立天文台、大阪大学、浜松ホトニクス社との共同研究です。今回の成果は各研究室の尽力によって得られたものです。ここに厚く御礼申し上げます。

FPGA システムの開発はクリアパルス社の久保信氏のお力なくしては達成できなかったでしょう。元気に動いているクロックプログラムの基本部分はほぼすべて久保氏に作成していただいたものです。動作がおかしくなって二進も三進もいなくなるたびに、そちらに押しかけて、ご迷惑をおかけしました。そしてたびたび社内に実験スペースを提供してくださった森国城社長、いつも暖かく迎えてくださったクリアパルス社の皆様、本当に世話になりました。

CCD 面の顕微鏡観測において、快く走査プローブ顕微鏡をお貸しくださった高分子物理学・結晶物理学研究室の星野聡孝助手にも深く感謝いたします。同研究室ガンマ線グループの谷森達教授、買ったばかりの光学顕微鏡を貸してくださいましてありがとうございました。窪秀利助手、身内賢太朗助手にもコロキウムなどを通じて鋭い指摘をいただき、ありがとうございました。

私の研究生生活は研究グループのみなさんなしでは成り立たないものでした。CCD 研究の先輩である D2 の高木慎一郎さんには、CCD 実験の基本から親切に教えていただきました。また、本論文をまとめるにあたり、深夜遅くまでの実験、データ解析に協力していただきました。本当に感謝しても感謝してもしつくせることはありません。必ず恩返しさせていただきます。D3 の植野優さんには本論文のチェックもしていただきました。日頃も説得力あるアドバイスをくださり、ありがとうございました。千田篤史さんには Chandra データの解析方法を親切に教えていただきました。D1 の中嶋大さんには計算機がおかしくなったときにとっても世話になりました。挙げれば枚挙に暇がありませんが、このほかガンマ線の諸先輩、後輩たち、秘書のみなさん、ありがとうございました。そして同輩の中森健之君と山口弘悦君、本当に夜遅くまで一緒に残って書き続ける日々でした。これか

らもいろいろとお世話になりそうですが、よろしくお願いします。

最後に研究室以外の多くの友人、知人へ。いつもいつも心配して誘ってくれてありがとう。分野は違えど同じ研究者の道を歩んだ大学時代の友人、これからも一緒にがんばりましょう。そしてはるか遠く北海道から応援してくれている友人にも感謝しています。そして何より、何もいわず力を貸してくれる両親に心から感謝しています。今、病床で戦っている母に負けないよう、これからも何事にも精進したいと思います。

参考文献

- [1] 高木 慎一郎、修士論文 (京都大学 2003)
- [2] 馬場 彩、修士論文 (京都大学 2001)
- [3] 今西 健介、修士論文 (京都大学 2000)
- [4] 村上 弘志、修士論文 (京都大学 1999)
- [5] 浜松ホトニクス社技術資料、「FFT-CCD エリアイメージセンサの特性と使い方」
- [6] Janesick, J. R., Hynceck, J., & Blouke, M.M., “Solid State Imagers for Astronomy” (1981)
- [7] Janesick, J. R., “Scientific Charge-Coupled Devices”, SPIE PRESS, 2001
- [8] 河田 燕、「放射線計測技術」、東京大学出版会 1978
- [9] HC138 data sheet,
http://www.alldatasheet.com/datasheet-pdf/pdf_kor/SLS/HC138.html
- [10] 74HC125 data sheet,
http://www.datasheetcatalog.com/datasheets_pdf/7/4/H/C/74HC125.shtml
- [11] MAX509 data sheet,
<http://www.alldatasheet.com/datasheet-pdf/pdf/MAXIM/MAX509.html>
- [12] VSP3100 data sheet,
http://www.datasheetcatalog.com/datasheets_pdf/V/S/P/3/VSP3100.shtml